

Exploration of Chaotic SPWM in Reconfigurable Systems: From Logistic Map to THD Analysis

Ochoa Sáenz, Hiram* Lozoya Ponce, Ricardo Eliu* Martínez
Montejano, Roberto Carlos** Ontañón García, Luis Javier***
Jiménez López Eduardo****

* *Tecnológico Nacional de México–Instituto Tecnológico de Chihuahua, Chihuahua, México, 31200. (e-mail: L19060760, ricardo.lp@chihuahua.tecnm.mx).*

** *Universidad Autónoma de San Luis Potosí, Facultad de Estudios Profesionales Zona Media, C.P.79617 Rioverde, S.L.P. (e-mail: roberto.montejano@uaslp.mx)*

*** *Universidad Autónoma de San Luis Potosí, Coordinación Académica, C.P. 78600, Salinas de Hidalgo, S.L.P. (e-mail: luis.ontanon@uaslp.mx)*

**** *Universidad Autónoma del Estado de México, Centro de Investigación y Estudios Avanzados de la Población, C.P. 50000, Toluca, Edo. Mex. (e-mail: ejimenezl@uaemex.mx)*

Abstract: With the growing energy demand, various power converter applications have emerged that employ high-frequency controlled switching devices, primarily utilizing Sinusoidal Pulse Width Modulation (SPWM). This work proposes the use of chaotic carrier signals generated through logistic maps implemented in Field Programmable Gate Arrays (FPGA), replacing conventional deterministic triangular carriers. The main objective is to improve the harmonic spectrum and reduce Total Harmonic Distortion (THD) in reconfigurable systems. The methodology leverages the pseudorandom nature of logistic maps to disperse harmonic spectral content, preventing energy concentration at specific frequencies. The implementation in FPGA facilitates real-time generation of chaotic sequences with high temporal resolution and reconfiguration flexibility. Chaotic dynamics are characterized by their sensitivity to initial conditions and deterministic yet unpredictable behavior, which makes them particularly suitable for spreading the harmonic content across a wider frequency range. The logistic map, defined by its iterative nonlinear equation, generates sequences that appear random while being entirely deterministic, providing reproducibility and controllability essential for practical applications. By modulating the pulse width using these chaotic carriers instead of traditional periodic triangular waveforms, the resulting switching patterns exhibit reduced spectral peaks and more uniform energy distribution. A comparative analysis of THD between conventional SPWM techniques and the proposed chaotic carrier approach is performed, evaluating performance in devices operating at medium and high switching frequencies. The reconfigurable nature of FPGA platforms allows for parameter tuning and optimization without hardware modifications, facilitating the exploration of different chaotic regimes and their effects on harmonic spectra. This study represents an advance in power electronics by incorporating chaos theory into modulation technique test beds, offering potential benefits in carrier signal analysis to evaluate compliance with industry standards.

Keywords: FPGA, Multilevel Converter, Logistic Map, THD.

1 INTRODUCCIÓN

Los inversores multinivel (MLI) se han consolidado como elementos esenciales en aplicaciones industriales y de alta potencia por su elevada eficiencia y baja distorsión armónica (Sarker, 2020; Lin et al., 2024). Su capacidad para generar formas de onda de alta calidad y reducir el estrés sobre los dispositivos semiconductores los convierte en una tecnología clave en la conversión de energía

eléctrica. No obstante, la presencia de armónicos y la interferencia electromagnética (*EMI*) continúan siendo desafíos relevantes.

El desempeño de estos convertidores depende fuertemente de la estrategia de modulación empleada. La modulación sinusoidal por ancho de pulso (*SPWM*) destaca por su simplicidad y linealidad, pero concentra la energía armónica alrededor de la frecuencia de conmutación y sus múltiplos, lo que incrementa el *THD* y los problemas de *EMI* (Niu

and Cai, 2024). Técnicas avanzadas como *Phase Disposition PWM (PD-PWM)* han demostrado reducir el *Weighted THD (WTHD)* en inversores *Neutral Point Clamped (NPC-MLI)* (Sarker, 2020), aunque aún presentan concentración espectral en bandas definidas.

Ante estas limitaciones, se han explorado técnicas de modulación no determinísticas, especialmente aquellas basadas en señales caóticas, como alternativa eficaz para dispersar el espectro armónico y mitigar la *EMI*. Tse et al. (Tse et al., 2003) demostraron experimentalmente que la inserción de portadoras caóticas en la generación *PWM* redistribuye la energía espectral y atenúa los picos armónicos sin comprometer la eficiencia. Trabajos más recientes han extendido estos principios a plataformas digitales, utilizando implementaciones reconfigurables en *FPGA* (Lin et al., 2024).

Lin et al. (Lin et al., 2024) propusieron una estrategia de control caótico que combina la modulación del ángulo de fase del portador con *CPS-SPWM*, logrando una disminución del *THD* del 4.99% al 2.62% en un inversor *CHB* de siete niveles. De manera complementaria, la modulación de frecuencia caótica (*Chaotic Carrier-Frequency Modulation*) mediante mapas logístico y tent transforma los picos discretos en un espectro continuo, reduciendo la *EMI* con un ligero incremento del rizado de salida (Niu and Cai, 2024).

La teoría del caos, caracterizada por su sensibilidad a las condiciones iniciales y exponentes de Lyapunov positivos, proporciona un marco sólido para generar secuencias pseudoaleatorias de alta entropía aplicables al control y la modulación de potencia (Moysis et al., 2020). El mapa logístico, por su simplicidad y riqueza dinámica, constituye un generador idóneo para este propósito.

En este trabajo se propone una exploración sistemática del uso del mapa logístico como fuente de portadoras caóticas en la modulación *SPWM*, implementada en una plataforma *FPGA*. A diferencia de los esquemas convencionales, se desarrolla un banco de pruebas a nivel de señal donde las salidas *PWM* se combinan mediante amplificadores operacionales para sintetizar una onda senoidal. Este enfoque permite analizar experimentalmente la influencia de los parámetros del mapa logístico (ρ y x_0) sobre el *THD*, estableciendo las bases para futuras aplicaciones en inversores multinivel de potencia.

1.1 Mapas Caóticos y Aplicación en Modulación SPWM

El mapa logístico (*Logistic Map*) se define mediante la ecuación:

$$x_{n+1} = \rho x_n(1 - x_n), \quad (1)$$

exhibiendo comportamiento caótico para $\rho > 3.57$ (Niu and Cai, 2024). La Figura 1 muestra su evolución temporal para $\rho = 3.2$, donde el sistema converge a un ciclo de período 2.

El *Tent Map* ofrece una distribución uniforme de valores, adecuada para esquemas *CDPWM* (*Chaotic Discontinuous PWM*), mientras que el *Triangular Chaotic Map* (Maqableh, 2015) presenta una dinámica caótica

más completa, ideal para modulaciones *SPWM* reconfigurables.

1.2 PWM Caótico (CDPWM)

En la técnica *CDPWM*, el contador base N del modulador se reemplaza por una secuencia caótica x_n , con el fin de dispersar el espectro de conmutación. El nuevo contador se expresa como:

$$N'_c = x_n \mathcal{R}_e + N, \quad (2)$$

donde el parámetro \mathcal{R}_e ajusta el compromiso entre reducción de *EMI* y estabilidad del voltaje de salida (Niu and Cai, 2024).

1.3 Métricas de Distorsión

El análisis de distorsión armónica se realiza mediante el *Total Harmonic Distortion (THD)* y su versión ponderada (*Weighted THD, WTHD*), la cual considera la influencia relativa de los armónicos según la frecuencia y el efecto sobre el filtrado. La reducción del *WTHD* en esquemas *PD-PWM* y *CDPWM* puede evaluarse a través del análisis de Fourier y simulaciones digitales implementadas en *FPGA* mediante Verilog.

1.4 Generación de Bits Pseudoaleatorios

La extracción de múltiples bits por iteración a partir de la parte decimal de los mapas caóticos permite generar secuencias pseudoaleatorias que modifican dinámicamente la comparación portadora-referencia en el esquema *SPWM*. Estas secuencias, implementadas en *FPGA*, posibilitan el estudio del efecto del comportamiento caótico sobre la dispersión espectral y la reducción del *THD*. Además, la alta entropía y estabilidad temporal reportadas en trabajos previos (Moysis et al., 2020) respaldan su idoneidad para la modulación caótica en sistemas reconfigurables.

1.5 Comportamiento Dinámico del Mapa Logístico

El comportamiento del sistema depende críticamente del valor del parámetro ρ , presentando distintas regiones dinámicas como se resume en la Tabla 1.

Tabla 1. Regiones de comportamiento dinámico del mapa logístico

Rango de ρ	Comportamiento del sistema
$0 < \rho < 1$	Extinción (convergencia a cero)
$1 < \rho < 3$	Punto fijo estable
$\rho = 3$	Primera bifurcación
$3 < \rho < 3.44949$	Oscilaciones periódicas (período 2)
$3.44949 < \rho < 3.54409$	Oscilaciones periódicas (período 4)
$3.54409 < \rho < 3.56995$	Bifurcaciones sucesivas (ruta al caos)
$\rho > 3.56995$	Régimen caótico
$\rho = 4$	Caos completo

Nota: Los valores críticos corresponden a puntos de bifurcación donde el sistema cambia cualitativamente su dinámica. La región $3.56995 < \rho < 4$ contiene ventanas periódicas intercaladas con comportamiento caótico.

La transición del régimen ordenado al caótico sigue una ruta de duplicación de período, característica de los sistemas no lineales. Para la modulación *PWM*, la región

caótica ($\rho > 3.57$) resulta de especial interés debido a sus propiedades de espectro continuo y sensibilidad a las condiciones iniciales, que contribuyen a la dispersión armónica en la señal modulada (Maqableh, 2015).

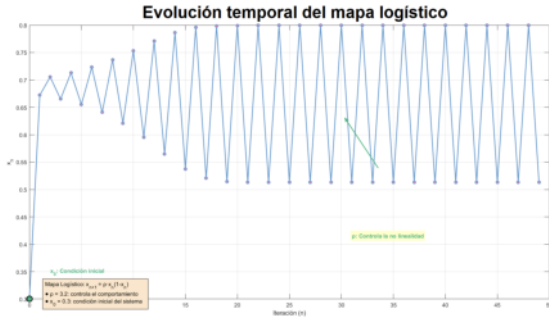


Fig. 1. Evolución temporal del mapa logístico ($\rho = 3.2$ y $x_0 = 0.3$).

La Figura 2 presenta el diagrama de telaraña correspondiente, ilustrando la convergencia al ciclo estable mediante su construcción geométrica. Por su parte, la Figura 3 muestra la distribución de probabilidad de estados del mapa logístico, obtenida tras múltiples iteraciones, la cual refleja la frecuencia relativa con que el sistema visita cada región del espacio de estados.

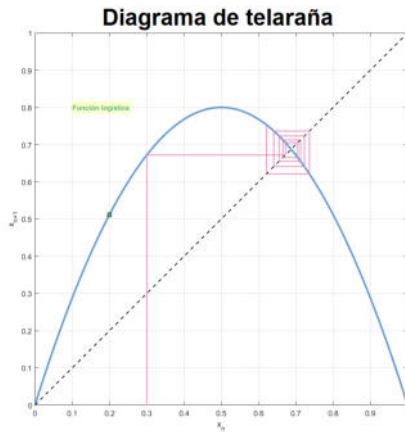


Fig. 2. (a) Diagrama de telaraña ($\rho = 3.2$).



Fig. 3. (b) Distribución de probabilidad de estados ($\rho = 3.2$).

2 MARCO TEORICO

2.1 Modulación SPWM Convencional

La modulación por ancho de pulso sinusoidal (*SPWM*) es una de las estrategias más empleadas en inversores debido a su simplicidad y facilidad de implementación.

El principio fundamental consiste en comparar una señal de referencia sinusoidal $v_{ref}(t)$ con una señal portadora triangular de alta frecuencia $v_{tri}(t)$ Sarker (2020):

$$v_{ref}(t) = M_a V_{dc} \sin(2\pi f_0 t) \quad (3)$$

donde M_a es el índice de modulación en amplitud ($0 \leq M_a \leq 1$) y f_0 es la frecuencia fundamental (típicamente 60 Hz en sistemas industriales). El índice de modulación en frecuencia se define como:

$$M_f = \frac{f_c}{f_0} \quad (4)$$

donde f_c es la frecuencia de la señal portadora triangular.

La señal PWM resultante se define mediante la comparación:

$$S(t) = \begin{cases} 1, & \text{si } v_{ref}(t) \geq v_{tri}(t) \\ 0, & \text{si } v_{ref}(t) < v_{tri}(t) \end{cases} \quad (5)$$

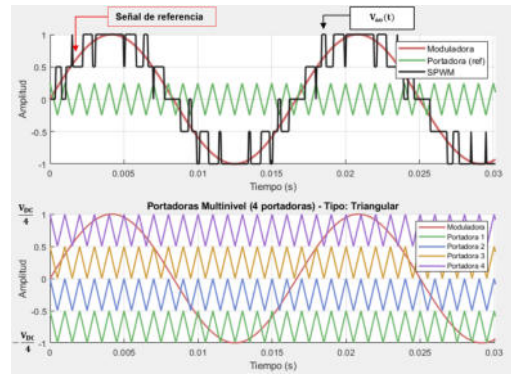


Fig. 4. Generación de *SPWM* multinivel: $v_{ref}(t)$ comparada con 4 portadoras para sintetizar $V_{ao}(t)$ de 5 niveles.

Esta comparación determina los instantes de conmutación de los dispositivos semiconductores, generando pulsos modulados que permiten aproximar una onda senoidal en la salida del inversor tras el proceso de filtrado.

El espectro armónico de *SPWM* convencional presenta picos discretos concentrados en la frecuencia portadora f_c y sus bandas laterales $f_c \pm k f_0$, donde $k = 1, 2, 3, \dots$. Este patrón de concentración energética es la principal limitación de la técnica convencional, generando problemas de *EMI* y *THD* elevado Niu and Cai (2024).

El espectro armónico de *SPWM* convencional presenta picos discretos en:

- Frecuencia portadora: f_c
- Bandas laterales: $f_c \pm k f_0$, donde $k = 1, 2, 3, \dots$

2.2 SPWM Caótico (CSPWM)

La modulación *PWM* caótica reemplaza la portadora triangular determinística por una secuencia caótica generada mediante el mapa logístico. Niu et al. Niu and Cai (2024) describen que el contador constante N se sustituye por una secuencia caótica N_c , modulando la frecuencia de conmutación según:

$$N_c = x_n \cdot R_e + N_0 \quad (6)$$

donde R_e representa el grado de modulación, controlando la amplitud del espectro y el nivel de rizado de salida, y N_0 es el valor base del contador. Este parámetro permite establecer un equilibrio entre la reducción de EMI y la estabilidad del voltaje de salida.

La principal ventaja de utilizar portadoras caóticas radica en que la naturaleza pseudoaleatoria de la secuencia dispersa el contenido espectral armónico a lo largo de un rango de frecuencias más amplio, en lugar de concentrarlo en bandas específicas como ocurre con la $SPWM$ convencional Lin et al. (2024). Esta dispersión espectral resulta en una reducción de los picos de EMI y, potencialmente, en una disminución del THD .

3 METODOLOGÍA

La metodología experimental se desarrolló en tres etapas consecutivas: (1) análisis y caracterización del mapa logístico mediante simulación, (2) implementación digital en $FPGA$, y (3) validación experimental con banco de pruebas analógico multinivel.

3.1 Caracterización del Mapa Logístico mediante Simulación

Se desarrolló una interfaz gráfica en MATLAB para el análisis paramétrico del mapa logístico (Ecuación 1). La herramienta permite variar interactivamente ρ (parámetro de bifurcación) y x_0 (condición inicial), generando en tiempo real: (a) diagrama de bifurcación, (b) evolución temporal de la serie, y (c) histograma de distribución.

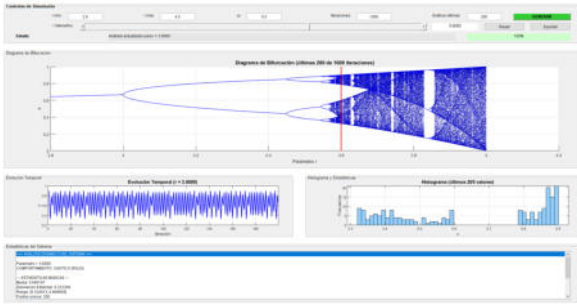


Fig. 5. Interfaz gráfica para análisis del mapa logístico mostrando: diagrama de bifurcación para identificación de regiones caóticas, evolución temporal de la serie, e histograma de distribución verificando ergodicidad de la secuencia generada.

El diagrama de bifurcación se construyó iterando la ecuación del mapa para $\rho \in [2.5, 4.0]$ con incrementos de 0.001, descartando las primeras 500 iteraciones (transitorios) y graficando las siguientes 200 para visualizar atractores. Este análisis permitió seleccionar configuraciones óptimas en la región caótica ($\rho \in \{3.6, 3.9, 4.0\}$) y de transición ($\rho \in \{3.0, 3.2\}$) para evaluación comparativa posterior. El histograma de distribución confirma la ergodicidad de la secuencia, característica fundamental para aplicaciones de modulación PWM caótica Moysis et al. (2020).

3.2 Implementación Digital en FPGA

El mapa logístico fue implementado en la $FPGA$ Cyclone V 5CSEMA5F31C6 mediante aritmética de punto fijo (12 bits fraccionarios), conforme a la ecuación (1). Su ejecución se divide en tres etapas: cálculo de $(1 - x_n)$, multiplicación por ρx_n y producto final. El sistema opera con reloj principal de 50 MHz, dividido para obtener una frecuencia PWM de 763 Hz. La Figura 6 muestra la arquitectura implementada, donde el módulo MAPA_LOGISTICO genera la señal x_{out} a partir de los parámetros α_{sel} (ρ) y $x0_{sel}$, la cual es procesada por PWM_DAC y BIT_MUX para producir las salidas PWM y serie utilizadas en las pruebas.

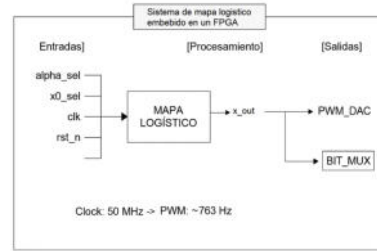


Fig. 6. Arquitectura del sistema FPGA para generación del mapa logístico.

3.2.1 Utilización de Recursos

La implementación resultó altamente eficiente, utilizando menos del 1% de los recursos lógicos disponibles (Tabla 3), permitiendo integración futura de funcionalidades adicionales sin restricciones de hardware.

Tabla 2. Recursos $FPGA$ y Parámetros Operativos

Tabla 3. Recursos $FPGA$

Recurso	Utilizado	Disponible	%
ALMs	150	32,070	< 1
Registros	120	64,140	< 1
Bloques DSP	2	87	2
Pines I/O	37	457	8

Tabla 4. Parámetros Operativos

Parámetro	Valor	Unidad
Frecuencia sistema	50	MHz
Frecuencia PWM	763	Hz
Resolución	12	bits
Rango ρ	3.0 - 4.0	—
Rango x_0	0.00 - 0.99	—
Tiempo convergencia	< 2	s

3.3 Banco de Pruebas Experimental

3.3.1 Configuración del Sistema

La plataforma de validación experimental (Figura 7) integra tres componentes principales: (1) $FPGA$ DE1-SoC implementando el generador caótico, (2) generador de señales UTG962E para portadoras convencionales (triangular, sinusoidal, cuadrada a 1 kHz), y (3) osciloscopio digital para análisis temporal y espectral. Esta configuración permite

comparación directa entre técnicas de modulación convencional y caótica bajo condiciones idénticas de operación.

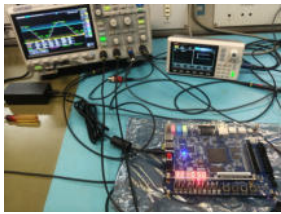


Fig. 7. Configuración experimental: FPGA, generador de portadoras y osciloscopio.

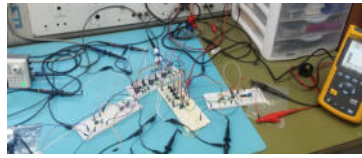


Fig. 8. Sistema analógico: generación de portadoras y comparación multinivel.

3.3.2 Implementación de SPWM Multinivel Analógico

El sistema SPWM multinivel fue implementado en protoboard utilizando amplificadores operacionales, comprendiendo dos etapas:

Generación de portadoras con offset: Las portadoras convencionales se generaron con el UTG962E, mientras que la portadora caótica se obtuvo desde la FPGA. Los niveles de offset se implementaron en el sistema analógico SPWM mediante amplificadores operacionales en configuración sumadora, permitiendo posicionar cada portadora en el rango de tensión correspondiente para la síntesis de cinco niveles.

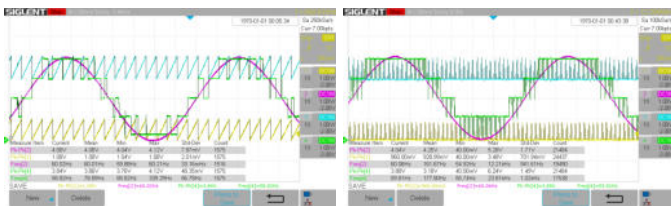


Fig. 9. Cuatro portadoras triangulares con offset vertical calibrado para establecer umbrales de conmutación uniformes.

Fig. 10. Comparación simultánea moduladora-portadoras y síntesis de señal multinivel de 5 niveles.

Comparación y síntesis multinivel: La señal moduladora sinusoidal (60 Hz) generada por Tektronix CFG280 se comparó simultáneamente con las cuatro portadoras mediante comparadores de lazo abierto implementados con amplificadores operacionales. Cada comparador genera una señal digital al cruzar la moduladora su respectiva portadora. La combinación lógica de estas señales produce los pulsos PWM que sintetizan la salida multinivel de 5 niveles.

Tabla 5. Configuración del sistema analógico SPWM

Componente	Valor
UA741CN	—
LM339	—
R_1	10 k Ω
R_2	100 k Ω
R_3	500 Ω
R_4	1 M Ω

3.3.3 Instrumentación y Mediciones

Las mediciones de THD se realizaron con el analizador monofásico Fluke 43B, capaz de evaluar armónicos hasta el 51.^o, conforme a los requisitos establecidos en la norma IEC 61000-4-7. El análisis se efectuó directamente sobre la señal de salida del sistema SPWM bajo condiciones experimentales idénticas de modulación (índice de modulación y frecuencia fundamental de 60 Hz). Se consideraron siete configuraciones del mapa logístico (variando ρ y x_0) y tres portadoras convencionales (triangular, sinusoidal y cuadrada), totalizando diez escenarios de prueba.

4 RESULTADOS Y/O DISCUSIÓN

4.1 Evaluación de THD: Portadora Caótica vs. Convencional

La evaluación del THD se realizó conforme a los criterios de calidad establecidos por la norma IEEE 519, empleando los registros obtenidos con el analizador Fluke 43B. La Tabla 6 resume los resultados experimentales para las diferentes configuraciones de portadora.

Tabla 6. THD obtenido con diferentes configuraciones del mapa logístico

Configuración	ρ	x_0	THD (%)
Cuadrada	—	—	21.1
Triangular	—	—	8.6
Sinusoidal	—	—	9.9
Mapa logístico config.1	3.0	0.50	18.1
Mapa logístico config.2	3.2	0.50	18.2
Mapa logístico config.3	3.6	0.50	17.4
Mapa logístico config.4	3.9	0.50	17.5
Mapa logístico config.5	4.0	0.50	17.6
Mapa logístico config.6	4.0	0.70	17.3
Mapa logístico config.7	4.0	0.99	17.2

La portadora triangular convencional presentó el mejor desempeño (THD = 8.6%), mientras que las configuraciones caóticas mostraron valores en el rango 17.2%-18.2%. La configuración óptima caótica ($\rho = 4.0$, $x_0 = 0.99$) alcanzó THD = 17.2%, aproximadamente el doble del valor convencional. El análisis paramétrico reveló que incrementar ρ hacia comportamiento totalmente caótico y seleccionar condiciones iniciales extremas minimiza el THD dentro del régimen caótico.

Las Figuras 11 y 12 muestran los espectros armónicos medidos. La portadora triangular exhibe picos discretos concentrados en los armónicos cercanos a la frecuencia de conmutación. Sarker (2020). En contraste, la portadora caótica dispersa la energía sobre un espectro continuo sin picos prominentes, evidenciando el esparcimiento espectral del mapa logístico Mosis et al. (2020).

Este resultado refleja características diferenciadas de ambas técnicas: la portadora triangular genera armónicos determinísticos y periódicos, mientras que la caótica dispersa energía sobre un espectro amplio, resultando en mayor THD medido. Aunque esta dispersión incrementa el THD, es favorable para mitigación de EMI y reducción de resonancias armónicas en componentes de potencia Niu and Cai (2024), aspectos no capturados por la métrica de THD convencional.

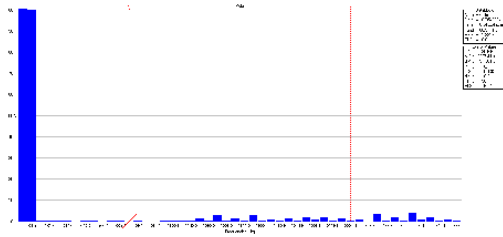


Fig. 11. Espectro armónico para *SPWM* con portadora triangular ($THD = 8.6\%$). Se observa concentración de energía en armónicos discretos de baja frecuencia.

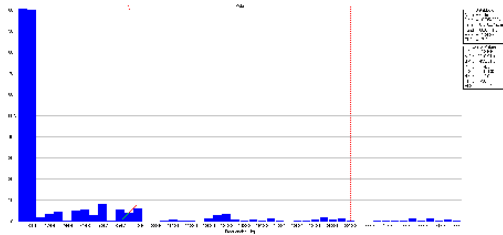


Fig. 12. Espectro armónico para *SPWM* con portadora caótica ($\rho = 4.0$, $x_0 = 0.99$, $THD = 17.2\%$). Se observa dispersión espectral uniforme característica del comportamiento caótico.

5 CONCLUSIONES

La implementación de *SPWM* caótico basado en el mapa logístico reveló resultados que contrastan con las expectativas iniciales. Las configuraciones caóticas presentaron *THD* superior (17.2%-18.2%) comparado con portadora triangular (8.6%) y sinusoidal (9.9%). La mejor configuración ($\rho = 4.0$, $x_0 = 0.99$) alcanzó 17.2% de *THD*, aproximadamente el doble de la técnica convencional.

Estos resultados deben interpretarse considerando que el *THD* no captura completamente las ventajas potenciales de la modulación caótica. La literatura reporta beneficios significativos en distribución espectral uniforme, mitigación de *EMI*, reducción de resonancias armónicas y mejor compatibilidad electromagnética Lin et al. (2024); Song et al. (2019); Niu and Cai (2024). No obstante, para aplicaciones con requisitos estrictos de calidad de energía (IEEE 519-2014) Holtz (1992), el *THD* observado ($> 17\%$) excede ampliamente el límite típico de 5%, haciendo inviable esta técnica sin filtrado más robusto o mayor número de niveles Kabalci (2021).

El análisis paramétrico mostró que incrementar ρ hacia comportamiento totalmente caótico ($\rho = 4.0$) y seleccionar condiciones iniciales extremas ($x_0 = 0.99$) optimizó el desempeño Maqableh (2015); Moysis et al. (2020). Las limitaciones identificadas incluyen: (1) restricciones del DAC embebido en velocidad y resolución que distorsionan las transiciones caóticas rápidas, (2) degradación de propiedades estadísticas por cuantización temporal, y (3) resolución multinivel insuficiente (5 niveles) para aprovechar el esparcimiento espectral caótico.

6 TRABAJO FUTURO

Para superar estas limitaciones se propone: (1) integración de DAC externos de alta velocidad (>100 MSPS, 16 bits) con interfaz I2C/SPI Niu and Cai (2024), (2) explo-

ración de sistemas caóticos alternativos (Hénon, Lorenz, hipercaóticos) Maqableh (2015), (3) escalamiento a inversores de 7-9 niveles Gupta and Bhatnagar (2018); Kabalci (2021), y (4) caracterización electromagnética completa mediante análisis de espectro y mediciones de *EMI* según estándares CISPR Song et al. (2019).

Este trabajo estableció una metodología experimental rigurosa y una plataforma reconfigurable flexible para evaluación de técnicas *SPWM* avanzadas Bose (2002), proporcionando las bases para investigaciones futuras que consideren múltiples métricas complementarias (*THD*, *EMI*, eficiencia) en la evaluación de modulación caótica aplicada a electrónica de potencia.

AGRADECIMIENTOS

El autor agradece al SECIHTI la beca otorgada (CVU: 2031049) y al TecNM el apoyo institucional brindado para la realización de este trabajo.

REFERENCIAS

- Bose, B.K. (2002). *Modern power electronics and AC drives*. Prentice Hall, Upper Saddle River, NJ.
- Gupta, K.K. and Bhatnagar, P. (2018). *Multilevel inverters: conventional and emerging topologies and their control*. Academic Press, London.
- Holtz, J. (1992). Pulsewidth modulation—a survey. *IEEE Transactions on Industrial Electronics*, 39(5), 410–420. doi:10.1109/41.161472.
- Kabalci, E. (ed.) (2021). *Multilevel inverters: introduction and emergent topologies*. Academic Press, London.
- Lin, D., Luo, D., Huang, G., Chen, Y., and Li, T. (2024). Research on control method of multilevel inverter based on chaotic modulation. In P. Siano and W. Zhao (eds.), *Ninth International Symposium on Advances in Electrical, Electronics, and Computer Engineering (ISAEECE 2024)*, 294. SPIE, Changchun, China. doi:10.1117/12.3034432. URL <https://doi.org/10.1117/12.3034432>.
- Maqableh, M. (2015). A novel triangular chaotic map (tcm) with full intensive chaotic population based on logistic map. *Journal of Software Engineering and Applications*, 8, 635–659. doi:10.4236/jsea.2015.812059. URL <https://doi.org/10.4236/jsea.2015.812059>.
- Moysis, L., Tutueva, A., Volos, C., and Butusov, D. (2020). A chaos-based pseudo-random bit generator using multiple digits comparison. *Chaos Theory and Applications*, 2(2), 58–68.
- Niu, J. and Cai, Z. (2024). Design of a chaotic carrier frequency modulation switched-mode power supply controller based on fpga. In *2024 2nd China Power Supply Society Electromagnetic Compatibility Conference (CP EMC)*, 1–6. IEEE. doi:10.1109/CP EMC65359.2024.00023. URL <https://doi.org/10.1109/CP EMC65359.2024.00023>.
- Sarker, R. (2020). Phase disposition pwm technique to minimize thd from a three-phase npc multilevel voltage source inverter. Unpublished manuscript.
- Song, Y., Niu, J., and Li, Z. (2019). Chaos versus emi: methodologies and practice. *International Journal of Bifurcation and Chaos*, 29(12), 1930033. doi:10.1142/S0218127419300337.
- Tse, K.K., Ng, R.W.M., Chung, H.S.H., and Hui, S.Y.R. (2003). An evaluation of the spectral characteristics of switching converters with chaotic carrier-frequency modulation. *IEEE Transactions on Industrial Electronics*, 50(1), 171–182. doi:10.1109/TIE.2002.807659.