



UNIVERSIDAD AUTÓNOMA DEL ESTADO DE MÉXICO
CENTRO UNIVERSITARIO UAEM ATLACOMULCO



“Implementación de un control PS-PWM mediante Máquinas de Estados para el
manejo de un Inversor de tres células en puente completo”

T E S I S

Que para obtener el Grado Académico de:

Maestro(a) en Ciencias de la Computación

Presenta:

Araceli Mejía González

Director de Tesis:

Dr. Allan Antonio Flores Fuentes

Tutores Adjuntos

Dr. Erick Rojas Ramírez

Dr. Everardo Efrén Granda Gutiérrez

Diciembre 2017



Atlacomulco, Estado de México a 17 de Noviembre del 2017.

C. ARACELI MEJÍA GONZÁLEZ
CANDIDATA AL GRADO DE MAESTRA EN CIENCIAS DE LA COMPUTACIÓN

PRESENTE:

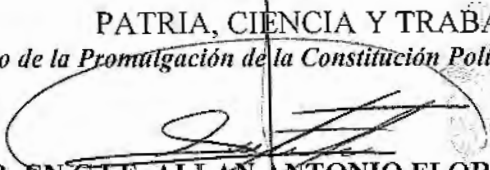
De acuerdo con el Reglamento de Estudios Avanzados de la Universidad Autónoma del Estado de México UAEMex, y habiendo cumplido con todas las indicaciones que la Comisión Revisora realizó con respecto a su trabajo de Tesis titulado: *"IMPLEMENTACIÓN DE UN CONTROL PS-PWM MEDIANTE MÁQUINAS DE ESTADO PARA EL MANEJO DE UN INVERSOR DE TRES CÉLULAS EN PUENTE COMPLETO"*, la Coordinación de la Maestría en Ciencias de la Computación en este Centro Universitario UAEM Atlacomulco, concede Autorización para que proceda la impresión del mismo.

Sin más por el momento, quedo de usted.

ATENTAMENTE

PATRIA, CIENCIA Y TRABAJO

"2017, Año del Centenario de la Promulgación de la Constitución Política de los Estados Unidos Mexicanos"


DR. EN C. E. ALLAN ANTONIO FLORES FUENTES
COORDINADOR DE LA MAESTRÍA EN CIENCIAS DE LA COMPUTACIÓN
CENTRO UNIVERSITARIO UAEM ATLACOMULCO





Atlacomulco, Estado de México a 7 de Noviembre de 2017.

DR. EN C.I.E. EVERARDO EFRÉN GRANDA GUTIÉRREZ
DR. EN C.I.E. ERICK ROJAS RAMÍREZ
DR. EN C.I.E. ALLAN ANTONIO FLORES FUENTES

PRESENTE:

Por este medio comunicamos a ustedes que la Comisión Revisora de Proyectos de Tesis acordó nombrarlos REVISORES del trabajo de TESIS titulado:

"IMPLEMENTACIÓN DE UN CONTROL PS-PWM MEDIANTE MÁQUINAS DE ESTADO PARA EL MANEJO DE UN INVERSOR DE TRES CÉLULAS EN PUENTE COMPLETO"

Que presenta el C. ARACELI MEJÍA GONZÁLEZ, egresado del Programa de la Maestría en Ciencias de la Computación, al mismo tiempo que solicito a ustedes de la manera más atenta, que al concluir su revisión sean tan amables de comunicar por escrito su VOTO APROBATORIO es esta Coordinación.

ATENTAMENTE

PATRIA, CIENCIA Y TRABAJO

"2017, Año del Centenario de la Promulgación de la Constitución Política de los Estados Unidos Mexicanos"

DR. EN C.I.E. ALLAN ANTONIO FLORES FUENTES
COORDINADOR DE LA MAESTRÍA EN CIENCIAS DE LA COMPUTACIÓN
CENTRO UNIVERSITARIO UAEM ATLACOMULCO

Recibi
07 / Nov / 2017.

Recibi
Erick Rojas Ramirez
07 - Nov - 17.





Atlacomulco, Estado de México a 17 de Noviembre de 2017.

Dr. en C.I.E. Allan Antonio Flores Fuentes
Coordinador del Programa de Maestría en Ciencias de la Computación
Centro Universitario UAEM Atlacomulco


PRESENTE

Por este medio comunicamos a usted que la Comisión Revisora designada para analizar la tesis denominada *"IMPLEMENTACIÓN DE UN CONTROL PS-PWM MEDIANTE MÁQUINAS DE ESTADO PARA EL MANEJO DE UN INVERSOR DE TRES CÉLULAS EN PUENTE COMPLETO"*, que como parte de los requisitos para obtener el grado académico de Maestría en Ciencias de la Computación presenta el C. **Araceli Mejía González** con el número de cuenta **421254** para sustentar el acto de Recepción Profesional, ha dictaminado que dicho trabajo reúne las características de contenido y de calidad necesarios para proceder la impresión del mismo.

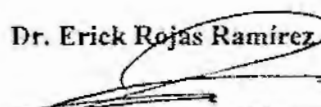
ATENTAMENTE

PATRIA, CIENCIA Y TRABAJO


"2017, Año del Centenario de la Promulgación de la Constitución Política de los Estados Unidos Mexicanos"


Dr. Allan Antonio Flores Fuentes

Tutor Académico


Dr. Erick Rojas Ramírez

Tutor Adjunto


Dr. Everardo Efrén Graoda Gutiérrez

Tutor Adjunto





DICTAMEN PARA LA AUTORIZACIÓN DE GRADO DE MAESTRÍA

Atzacomulco, Estado de México a 17 de Noviembre de 2017.

TÍTULO DEL PROYECTO: "IMPLEMENTACIÓN DE UN CONTROL PS-PWM MEDIANTE MÁQUINAS DE ESTADO PARA EL MANEJO DE UN INVERSOR DE TRES CÉLULAS EN PUENTE COMPLETO"

TESISTA: Araceli Mejía González

DICTAMEN:

NO. DE REVISIÓN: 1

- RECHAZADO
 SUJETO A MODIFICACIONES
 ACEPTADO, CONDICIONADO
 ACEPTADO

OBSERVACIONES GENERALES: Aceptado para su Impresión.
Aceptado para su defensa de grado.

<p>Tutor Académico <i>[Signature]</i> Dr. Allan Antonio Flores Fuentes</p>	<p>Tutor Adjunto <i>[Signature]</i> Dr. Erick Rojas Ramírez</p>	<p>Tutor Adjunto <i>[Signature]</i> Dr. Everardo Efrén Granda Gutiérrez</p>
--	---	---



DEDICATORIAS

A mi Madre Por tu respaldo, amor, dedicación, comprensión, paciencia y tus oraciones. Por estar y apoyarme en los momentos más difíciles. Tus esfuerzos son impresionantes y tu amor para mí es invaluable. Tu apoyo incondicional fue fundamental para la culminación de mi tesis.

A mis hermanos Juan Carlos, Jorge Fernando y Alma Verónica Por brindarme su tiempo y su apoyo moral constante. Son mi fuente de inspiración y motivación para superarme cada día. Gracias a su amor y cariño fortalecen mi camino y me dan fuerzas para seguir adelante.

A mi padre Por su apoyo, comprensión, atención y tiempo a distancia.

A mis amigos Adelaida, Luis Alberto, Mario Alcántara Por su tiempo, sus palabras, su comprensión, su amistad, su paciencia, orientación, su apoyo y ayuda incondicional. Por permitirme aprender más de la vida a su lado. Darne toda la energía positiva de esfuerzo.

A mis compañeros Laura, Octavio y Juan Por brindarme su amistad, compartirme sus conocimientos y acompañarme en esta etapa.

A mis Formadores Por contribuir en mi formación de manera ejemplar.

A Dios Porque gracias a él he logrado concluir esta etapa.

A todas aquellas personas por sus palabras de aliento para seguir avanzando y no desistir.

Esto es posible gracias a todos ustedes.

AGRADECIMIENTOS

Al Consejo Nacional de Ciencia y Tecnología, CONACYT, por la beca para realización de los estudios de posgrado en el programa Maestría en Ciencias de la Computación, en el Centro Universitario UAEM Atlacomulco.

Al Centro Universitario UAEM Atlacomulco por el espacio, los servicios que contribuyeron a facilitarme el acceso para el logro de mis objetivos.

A mi asesor, Dr. Allan Antonio Flores Fuentes por haberme brindado la oportunidad de recurrir a su capacidad y conocimiento científico.

Al Dr. Everardo Efrén Granda Gutiérrez y Dr. Erick Rojas Ramírez por su infatigable preocupación para que este proyecto llegue a un buen puerto, desde su inicio hasta su presentación. Por sus sabios consejos y orientaciones en el desarrollo de este trabajo.

Al Dr. Carlos, Dr. Arturo y el M. Juan Fernando por todos sus conocimientos compartidos y al acceso que se tuvo por parte de ellos.

Finalmente, a todas aquellas personas, colegas y amigos que me brindaron su tiempo, apoyo, consejos y ánimos.

RESUMEN

En este trabajo se presenta, el diseño y modelado de un sistema de control mediante Modulación por Ancho de Pulso por Cambio de Fase, basado en una Máquina de Estados Finitos. El objetivo es resolver el problema de estabilidad de voltaje de salida de un Inversor de Tres Células con Capacitores Flotados en torno a un punto de operación de voltaje de salida específico.

Para lo anterior, se construyó y se puso en operación un Inversor de Tres Células con Capacitores Flotados configurado como puente completo en modo resonante, en lazo abierto, para obtener las características eléctricas en estado estable. Se desarrolló un modelo de simulación en Simulink/MATLAB® para observar el comportamiento del Inversor de energía estático. A partir del desarrollo experimental y los resultados de la simulación de este modo de operación, se estableció un conjunto de reglas de decisión mediante un subsistema modelado y simulado en el mismo software. Se diseñó y desarrolló una Máquina de Estados Finitos, para realizar el control en lazo cerrado mediante la modulación por ancho de pulso de las señales de conmutación S_1 , S_2 y S_3 que comandan el inversor, y de esta manera regular el voltaje de salida $v_s(t)$. Los parámetros de operación establecidos para el inversor son: frecuencia de conmutación $f_{sw} = 20 \text{ kHz}$ y frecuencia de operación $f_0 = 60 \text{ kHz}$ propuesta con base a las aplicaciones actuales encontradas en la literatura. Cabe destacar que esta característica es un aporte fundamental en el uso de este tipo de convertidores estáticos de energía, reduciendo la principal desventaja que es pérdidas por conmutación, mediante la operación de los interruptores a menores frecuencias de conmutación.

Para obtener las reglas de decisión de la Máquina de Estados se construyó un Inversor de Tres Células de Capacitores Flotados operando en modo resonante, y en lazo abierto, conformado por la instrumentación electrónica del Inversor: a) Subsistema de mando PS-PWM que proporciona las señales de conmutación ($S_1, S_2, S_3, S_1', S_2'$ y S_3') con características de Modulación PS-PWM, b) Etapa de acoplamiento de las señales de conmutación para cada interruptor semiconductor ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$), y c) Acondicionamiento de los sensores de voltaje colocados en cada capacitor flotado (C_1, C_1', C_2, C_2'). A partir de la obtención de las

variables de voltaje en cada capacitor y a la salida del inversor (en la carga resonante inductiva-resistiva-capacitiva, RLC), se obtiene la respuesta en estado estable y transitorio en cada capacitor, cuando el inversor opera en este modo.

Para validar los resultados se realizó una simulación del sistema completo en Simulink/MATLAB®, el cual consiste en: a) Subsistema del Inversor de Treces Células de Capacitores Flotados operando en modo resonante con una carga RLC, b) Subsistema de mando para los interruptores ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$), y c) Retroalimentación hacia el subsistema conformado por la Máquina de Estados propuesta.

Se utilizó el modelo de simulación para comparar los parámetros de desempeño: Máximo sobre impulso (M_p), Tiempo de Establecimiento (t_{SS}) y Estado estable (e_{SS}) tanto en lazo abierto como en cerrado. Se presenta una comparativa de la estabilidad: entre el lazo cerrado y el control propuesto. Los resultados reflejan un mejor desempeño en las variables de voltaje ($v_{c1}(t)$, $v_{c2}(t)$) y potencia de salida $P_0(t)$, con respecto al comportamiento en lazo abierto. En conclusión, el control Modulación por Ancho de Pulso por Cambio de Fase basado en una Máquina de Estados Finitos para un Inversor de Tres Células con Capacitores Flotados muestra ser efectivo para controlar los parámetros de voltaje en los capacitores ($v_{c1}(t)$, $v_{c2}(t)$) y voltaje de salida $v_s(t)$. Los resultados en los porcentajes e_{SS} y t_{SS} se reduce ante una perturbación entre el sistema de control ante el de sin control. Y el valor del parámetro M_p disminuye respecto al control basado en una Máquina de Estados Finitos: minimiza las oscilaciones y sobre impulsos. Debido a la correcta conmutación de los interruptores proporcionada por el sistema de mando propuesto para el del ITCCF.

El aporte computacional de este proyecto es el diseño, modelado y validación de una Máquina de Estados Finitos propuesta para, el controlador PS-PWM en la regulación de voltaje en los capacitores flotados $v_{c1}(t)$, $v_{c2}(t)$ y del voltaje de salida $v_s(t)$, en un sistema de potencia constituido por un Inversor de tres células que opera en modo resonante.

ABSTRACT

The design and modeling of a control system by Phase-Shifting Pulse Width Modulation based on a Finite States Machine is presented in this paper, to overcome the problem of output-voltage stability around of a specific set-point, in a Three-Cell Flying-Capacitor Inverter.

An open loop Three-Cell Flying-Capacitor Inverter was developed and setup in a full-bridge topology in resonant mode operation to obtain electrical parameters in stable-state. Then, a Simulink / MATLAB® simulation model was developed to analyze the Static Energy Inverter behavior. A set of decision rules obtained from the experimental procedure and simulation results was established by means of a subsystem developed in the same software. A Finite States Machine was designed and developed to perform the closed-loop control by pulse width modulation technique applied to switching signals, S_1, S_2 y S_3 , which command the inverter and therefore regulate the output voltage $v_s(t)$. The operating parameters of the inverter were set based on current applications found in the literature, as follows: switching frequency $f_{sw} = 20 \text{ kHz}$ and operating frequency $f_0 = 60 \text{ kHz}$. It is important to mention that this feature is a fundamental contribution in the use of this category of static energy converters, by reducing the switching losses produced by the commutation of the semiconductors at high frequency.

The decision rules of the State Machine were obtained from the experimental characterization of the Three-Cell Flying-Capacitor Inverter by means of an electronic instrumentation system constituted by: a) PS-PWM control subsystem that provides the switching signals ($S_1, S_1', S_2, S_2', S_3$ and S_3') with characteristics of PS-PWM modulation, b) Coupling stage of the switching signals for each semiconductor switch ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$), and c) Conditioning stage of the voltage sensors located in each flying-capacitor (C_1, C_1', C_2, C_2'). Starting from the voltage variables obtained in each capacitor and output inverter (in the inductive-resistive-capacitive load, RLC), the responses in stable and transient state were obtained at resonant condition.

Simulation of the complete system was performed in Simulink / MATLAB® to validate the design; the model consists of three modules: a) Subsystem of the Three-Cell Flying-

Capacitor Inverter with an RLC load, b) Control subsystem for the switches ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$,), and c) Feedback control subsystem designed based on the proposed State Machine.

The simulation model was used to compare the performance parameters, namely: Maximum impulse (Mp), Settlement-time (t_{SS}) and Stable-state error (e_{SS}) in both, open and closed-loop control modes. A comparison of the stability is presented between the closed-loop and the proposed control method. Results show a better performance of the variables of voltage ($v_{c1}(t)$, $v_{c2}(t)$) and power output $P_0(t)$, against the behavior in open-loop.

In conclusion: Phase-Shifting Pulse Width Modulation based on a Finite States Machine of a Three-Cell Flying-Capacitor Inverter shows to be a more effective control of the voltage parameters in the capacitors ($v_{c1}(t)$, $v_{c2}(t)$) and output voltage $v_s(t)$. The obtained results of the e_{SS} and t_{SS} percentages are reduced in the presence of a disturbance in the proposed control system in comparison with the closed-loop. So, the value of the Mp parameter decreases, thus minimizing oscillations and impulses in the proposed control. The latter is due to the correct switching-command of the semiconductors from the Three-Cell Flying-Capacitor Inverter.

The main computational contribution of this project is the design, modeling, and validation of a Finite States Machine for the PS-PWM controller, that achieve a voltage regulation in the flying capacitors $v_{c1}(t)$ and $v_{c2}(t)$ and the output voltage $v_s(t)$, in a power system constituted by a Three-Cell Flying-Capacitor Inverter in resonant mode.

ÍNDICE

DEDICATORIAS	ii
AGRADECIMIENTOS	iii
RESUMEN.....	iv
ABSTRACT.....	vi
ÍNDICE	viii
ÍNDICE DE TABLAS	xi
ÍNDICE DE FIGURAS.....	xii
1 INTRODUCCIÓN.....	1
1.1 Antecedentes	1
1.2 Planteamiento del problema	5
1.2.1 Definición del problema.....	5
1.3 Objetivos de la investigación	6
1.3.1 Objetivo general	6
1.3.2 Objetivos específicos	7
1.4 Pregunta(s) de investigación	7
1.5 Justificación.....	7
1.6 Hipótesis.....	9
2 ESTADO DEL ARTE	10
2.1 Convertidores estáticos multinivel	10
2.1.1 Inversor de Capacitores Flotados	11
2.1.2 Estrategia de Modulación PS-PWM	14
2.1.3 Balance natural del ITCCF.....	14
2.2 Máquinas de Estados	15
2.3 Teoría de Control Moderna	17

2.4	Estrategias de control para los inversores multicelulares.....	19
2.5	Esquema general de la propuesta de control	21
3	DESARROLLO DEL SISTEMA	24
3.1	Descripción de las etapas físicas del Inversor de Tres Células con Capacitores Flotados en lazo abierto.....	24
3.1.1	Etapas del Inversor de Tres Células con Capacitores Flotados.....	24
3.1.2	Instrumentación: sensores de voltaje implementados en el sistema ITCCF. 29	
3.2	Subsistema de Mando del ITCCF en lazo abierto	35
3.2.1	Generación de señales de conmutación mediante el Microcontrolador	35
3.2.2	Codificación y configuración del microcontrolador para la obtención de las variables de voltaje	37
3.3	Simulación del sistema.....	38
3.3.1	Simulación del ITCCF en lazo abierto.....	38
3.3.2	Diseño de la Máquina de Estados Finitos	41
3.3.3	Simulación de ITCCF en lazo cerrado	45
4	PRUEBAS	48
4.1	Pruebas del sistema ITTCF en lazo abierto.....	48
4.1.1	Salidas de señales de conmutación del PIC18F46K22	48
4.1.2	Salida de señales de conmutación en la etapa de acoplamiento galvánico	51
4.1.3	Respuesta de la salida del Inversor Multicelular (lazo abierto)	55
4.1.4	Respuesta de la salida del Inversor Multicelular en la simulación (lazo abierto)	57
4.1.5	Pruebas y respuesta del sistema de control simulado en lazo cerrado	57
5	RESULTADOS Y DISCUSIÓN	61
	CONCLUSIONES	64

REFERENCIAS66
ANEXOS70

ÍNDICE DE TABLAS

Tabla 2.1. Ejemplo de una Tabla de Transición de una Máquina de Mealy.....	18
Tabla 2.2. Ejemplo de una Tabla de Transición de una Máquina de Moore.	18
Tabla 2.3. Descripción de abreviaturas de la Figura 2.5.a.	23
Tabla 3.1. Lista de características principales del PIC18F46K22.	25
Tabla 3.2. Características principales de operación del transductor de voltaje LEV25-P. ...	29
Tabla 3.3. Características principales de operación del transductor de voltaje AD536AJHZ.	30
Tabla 3.4. Parámetros de simulación del Inversor Multinivel.	38
Tabla 3.5. Combinación de condiciones posibles para la FSM.	43
Tabla 3.6. Valores de reglas de decisión a las variables para las transiciones de estados. ...	43
Tabla 3.7. Tabla de transición de la Máquina de Estados Finito.	44
Tabla 5.1. Resultados comparativos entre el ITCCF sin con y con control FSM.....	63

ÍNDICE DE FIGURAS

Figura 1.1. Diagrama general del Inversor de Tres Células con Capacitores Flotados.	5
Figura 2.1. Célula de conmutación de un inversor Multinivel.....	11
Figura 2.2. Inversor de Tres Células con Capacitores Flotados.....	13
Figura 2.3. Componentes de un sistema de control.	19
Figura 2.4. Diagrama general del sistema de control para un ITCCF.....	22
Figura 2.5. a) Diagrama del ITCCF en puente completo, b) Diagrama de Bloques del Subsistema de Mando basado en una FSM.....	22
Figura 3.1. Diagrama a bloques de la etapas del sistema ITCCF.	24
Figura 3.2. Diagrama de la etapa de alimentación de C.D.....	25
Figura 3.3. Circuito para la generación del tiempo muerto en las señales de conmutación para un ITCCF [1].....	26
Figura 3.4. Inversor de Tres Celulas de Capacitores Flotados en puente completo.	27
Figura 3.5. Diagrama general del sistema ITCCF en lazo abierto.	28
Figura 3.6. Diagrama interno del transductor de voltaje LV25-P.....	29
Figura 3.7. Diagrama general de conexión del sensor de voltaje AD536AJHZ.	31
Figura 3.8. Grafica de linealidad de voltaje de salida en relación con el voltaje pico a pico de las gráficas: a) Sensor 1, b) Sensor 2, c) Sensor 3, d) Sensor 4 y e) Sensor 5.	33
Figura 3.9. Grafica de linealidad de voltaje de salida RMS en relación con el voltaje RMS del VARIAC.	34
Figura 3.10. Fotografía de circuito impreso para transductor LEM LV25-P y sensor AD536AJHZ.	34
Figura 3.11. Diagrama de flujo del programa para la generación de las señales de conmutación.	36
Figura 3.12. Diagrama a bloques para el cálculo de voltaje en los capacitores.....	37
Figura 3.13. Diagrama general del sistema ITCCF simulado en Simulink/Matlab® en lazo abierto.....	39
Figura 3.14. Subsistema a bloques del Sistema de Mando.	40
Figura 3.15. ITCCF simulado en Simulink/Matlab® en lazo abierto.....	41
Figura 3.16. Grafica de respuesta de $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$, con ciclos de trabajo: a) S_1 y S_2 a 40% y S_3 variable y b) S_1 , S_2 y S_3 iguales.....	42

Figura 3.17. Diagrama de estados de la FSM.	45
Figura 3.18. Esquema general del sistema de control en un ITCCF mediante una FSM.	46
Figura 3.19. ITCCF simulado en Simulink/Matlab® en lazo cerrado.	46
Figura 4.1. Señales de conmutación generados por el Microcontrolador.	49
Figura 4.2. Señal de conmutación y señal complementaria con tiempos muertos: a) S_1, S_1' , b) S_2, S_2' y c) S_3, S_3'	51
Figura 4.3. Respuesta de las Señales conmutación después de la etapa de acoplamiento galvánico: a) S_1, S_1' , b) S_2, S_2' y c) S_3, S_3'	53
Figura 4.4. Señales de salida de DRENADOR-FUENTE de: a) S1, b) S2 y c) S3.	55
Figura 4.5. Voltaje en el Capacitor y Corriente en la carga (RLC).	56
Figura 4.6. Frecuencia en la corriente de salida de la carga con respecto a la señal de conmutación.	56
Figura 4.7. Respuesta en lazo abierto de voltajes $v_{C1}(t)$, $v_{C1}(t)'$, $v_{C2}(t)$, $v_{C2}(t)$, $v_S(t)$ y la potencia P_S en modo resonante.	57
Figura 4.8. Respuesta de Control en $v_{C1}(t)$, $v_{C2}(t)$ y $v_S(t)$ con perturbación.	58
Figura 4.9. Respuesta: a) Respuesta de los voltajes en capacitores $v_{C1}(t)$ y $v_{C2}(t)$, voltaje de salida $v_S(t)$ y potencia en la carga $P_S(t)$ (zonas A, B, C), b) Detalle de la respuesta del control FSM (zona C).	60
Figura 5.1. Respuesta: a) Respuesta de los voltajes en capacitores $v_{C1}(t)$ y $v_{C2}(t)$, voltaje de salida $v_S(t)$ y potencia en la carga $P_S(t)$ (zonas A, B, C), b) Detalle de la respuesta del control FSM (zona C).	62
Figura A.0.1. Gráfica de respuesta de $v_{C1}(t)$, $v_{C2}(t)$ y $v_S(t)$, con ciclos de trabajo iguales en S_1, S_2 y S_3 : a) 20%, b) 30%, c) 40%, d) 50%, e) 60%, f) 70%, g) 80%	70

1 INTRODUCCIÓN

En este capítulo se describe, de forma general el planteamiento del proyecto en la implementación de un control PS-PWM mediante Máquinas de Estados para el manejo de un Inversor de tres células en puente completo. Primeramente, se comienza con los antecedentes del inversor multinivel, posteriormente se describe el planteamiento del problema. Así como, los objetivos tanto generales como específicos, la pregunta de investigación, la justificación, y la hipótesis de investigación.

1.1 Antecedentes

El incremento de la población a nivel mundial ha repercutido que la sociedad demande un mayor consumo y uso de energía eléctrica. El desarrollo de los microprocesadores y la tecnología de microcomputadoras, ha permitido que se cuente con una extensa aplicación en el control de dispositivos semiconductores de potencia o dispositivos de estado sólido [1]. A los sistemas electrónicos de potencia utilizados en procesos de conversión de voltaje de corriente directa (C.D.) a corriente alterna (C.A.) se les conoce como inversores [2].

En algunos diseños de inversores se han presentado dificultades para la sincronización durante el proceso de conmutación de los semiconductores asociados. Para tratar de resolver dicho problema, se ha recurrido al uso de células de conmutación para garantizar la misma proporción de potencia. Este tipo de convertidores, se denominan convertidores multinivel, los cuales tienen la capacidad de generar una señal de salida con más de dos niveles de voltaje [3] [4].

Una de las topologías basada en celdas de conmutación es conocida como Convertidores Multicelulares. De estos se ha derivado la topología llamada Convertidores de Capacitores Flotados (FCC, *Flying Capacitors Converter*, por sus siglas en inglés). Según [5], sus celdas de conmutación están conformadas por dos interruptores de potencia que permiten la distribución de voltaje de alimentación entre los capacitores flotados: funcionan como fuentes ideales de voltaje. Cuyo objetivo es balancear la proporción de tensión que se presenta en los dispositivos con respecto del voltaje de alimentación, distribuido en las células de conmutación conectadas en serie. Mediante una estrategia de Modulación por

Ancho de Pulso por Cambio de Fases (PS-PWM, *Phase-Shifting Pulse Width Modulation*) [3].

Los convertidores multinivel han sido utilizados en el área de potencia eléctrica para operar a un alto voltaje o corrientes elevadas, y con ello las estrategias de conmutación han evolucionado, con la finalidad de obtener un mejor desempeño del convertidor [3]. Con el progreso tecnológico de los componentes electrónicos se han podido implementar circuitos electrónicos de mando que permiten el manejo de los interruptores. Además, para la optimización de los parámetros de desempeño y mejorar el funcionamiento de los sistemas donde serán implementados los controladores, se han aplicado técnicas de modulación por ancho de pulso (PWM, *Pulse Width Modulation*). Tales como Modulación Senoidal por Ancho de Pulso (SP-PWM), CSV (Espacio Vectorial Centrado), PD (Disposición de Fase), Modulación por Ancho de Pulso con Cambio de Fase de la Portadora (PSC-PWM), por mencionar algunos.

Desde hace algunos años se han reportado diversas técnicas PWM. Por ejemplo, presentan la implementación PWM de una Máquina de Estados Finitos utilizando un Arreglo de Compuertas Lógicas Programables (FPGA, *Field Programmable Gate Array*). Realizo la simulación de un FSM en Simulink/MATLAB® y posteriormente presentar la generación de la señal modulada mediante un FPGA. Concluye que para la solución en circuitos secuenciales se puede manejar una FSM [6].

También se ha reportado, el uso de la técnica de Modulación por Ancho de Pulso Senoidal por Cambio de Fase de Portadora (PSC-SPWM) en un control PI estándar para la regulación de la carga RL en serie. Para un Inversor Multinivel de Fuente de Corriente (MSCI, *Multilevel Current-Source Inverter*) implementado desde un FPGA. Simularon el rendimiento del MSCI en Simulink/MATLAB® y fue probado a través de un prototipo [7].

Por otra parte, en [8], se maneja el método de Espacio Vectorial Centrado y la Disposición de Fase para Convertidores de Capacitores Flotados y convertidores formados por Células Apiladas (SMC, *Stacked Multicell Converters*,). En dicho trabajo, el autor propone utilizar máquinas de estado a través de sistemas FPGA, señalando que es importante conocer el

comportamiento de los elementos de conmutación, en tanto que su complejidad se incrementa debido al número de células del inversor.

En [9] se utiliza la modulación PWM clásica basada en Máquinas de Estado Finito en un Inversor de cinco ramas para unidades de motor doble. Esto permite optimizar la calidad de la onda de tensión y reducir los impulsos de tensión de la línea de salida.

En el trabajo presentado en [10], se describe el uso del método de balanceo de voltaje para un Convertidor Modular Multinivel (MMC, *Modular Multilevel Converter*), basado en la estrategia de Modulación por Ancho de Pulso con Cambio de Fase de la Portadora.

En todos los trabajos anteriores está presente el tema central de la implementación de las Máquinas de Estado Finitos, para diferentes aplicaciones y con diferentes arquitecturas digitales.

Con respecto al Inversor Multicelular de Capacitores Flotados. En el trabajo presentado por Fuentes y colaboradores “Generador de RF de alta potencia mediante un convertidor multinivel” [3]. Se establece que los interruptores electrónicos (semiconductores) deben funcionar bajo el mismo ciclo de trabajo y estar desfasados en un ángulo establecido por $360^\circ/n$, donde n es el número de señales portadoras. Lo anterior, para un correcto funcionamiento en lazo abierto del Convertidor Multicelular Estático de Capacitores Flotados. Además, otra característica que debe cumplir el inversor es que los interruptores que conforman la célula del FCC: no deben estar conduciendo al mismo tiempo, porque se produce un corto circuito; tampoco deben estar bloqueados al mismo instante, de lo contrario, permanecería la fuente de corriente en circuito abierto. Otro factor importante es el tiempo de seguridad o “*dead time*”, que debe brindar un retraso en el proceso de encendido y apagado en cada uno de los interruptores electrónicos implementados en el FCC. Con la finalidad de reducir pérdidas por conmutación y reducir el tamaño de los circuitos de protección contra cambios abruptos tanto de voltaje dv/dt como de corriente di/dt .

En el trabajo presentado en [11], utiliza la técnica de Modulación por Ancho de Pulso por Eliminación Selectiva de Armónicos (SHE-PWM, *Selective Harmonics Elimination Pulse Width Modulation*), en un esquema de lazo cerrado para un Inversor Monofásico, para

lograr un bajo contenido armónico en la carga. La técnica SHE-PWM se aplica en el patrón de conmutación entre los interruptores del inversor, con el fin de reducir el error de estado estacionario entre la tensión de carga real y la señal de referencia, donde la herramienta Simulink/MATLAB® se empleó para simular el sistema.

En [12] se implementa un Algoritmo Genético (AG) de un controlador PID (Proporcional, Integral y Derivativo), aplicado a un Inversor de Tres Células con Capacitores Flotados (ITCCF, por sus siglas en español). Dicho esquema busca mejorar la respuesta en estado estable de los capacitores flotados. El autor reporta, que la conmutación y el ciclo de trabajo de los interruptores que conforman las células o celdas de conmutación de un inversor de tres células en medio puente. Han sido controladas implementando un controlador PID: incluye una técnica de sintonía de sus parámetros k_p (coeficiente proporcional del PID), k_i (coeficiente integral del PID) y k_d (coeficiente derivativo del PID) a través de un Algoritmo Genético. No obstante, esta técnica de control ha presentado las siguientes dificultades: 1) no es posible ajustar el ciclo de trabajo para cada señal de conmutación de forma independiente y; 2) el esquema control propuesto no cuenta con el análisis matemático que garantice la estabilidad en términos de la potencia de salida a lazo cerrado.

En este proyecto de investigación se plantea el uso de una estrategia de control PS-PWM empleando Máquinas de Estado, para el manejo de un Inversor de Tres Células con Capacitores Flotados en puente Completo. Con esta estrategia, se pretende: controlar el voltaje de salida del inversor, $v_s(t)$ (resaltado en color rojo, ver Figura 1.1), y cambiar de forma independiente el ciclo de trabajo de cada señal de conmutación para los interruptores de estado sólido (señalados en color azul, ver Figura 1.1). Finalmente, es importante mencionar que todo el sistema de control será gestionado mediante un subsistema de mando. De esta forma, se hace uso de un sistema integral que considera elementos de software y hardware, demostrando la aportación de las Ciencias Computacionales en la Electrónica de Potencia.

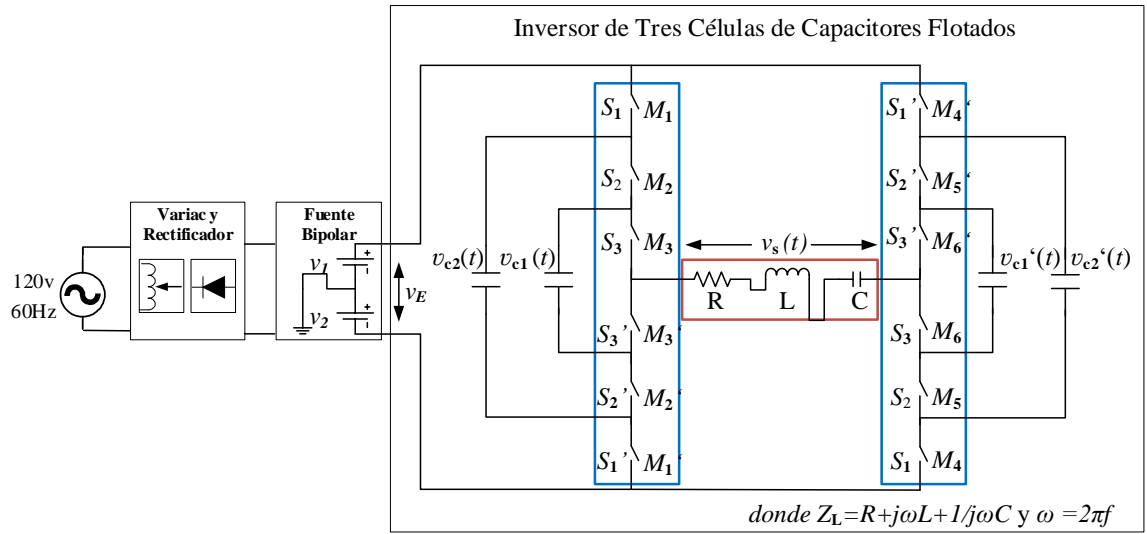


Figura 1.1. Diagrama general del Inversor de Tres Células con Capacitores Flotados.

1.2 Planteamiento del problema

El tema central del presente trabajo de investigación consiste en la propuesta de un sistema de control para un inversor de tres células con capacitores flotados, de tal forma que se regulen aquellas perturbaciones que pudieran presentarse en la carga, utilizando para ello técnicas de control por máquinas de estado. Bajo esta metodología se puede prescindir del modelo matemático de la planta a controlar, que por su naturaleza es un sistema no lineal con un determinado nivel de incertidumbre.

1.2.1 Definición del problema

Sea $v_s(t)$ el voltaje de salida del Inversor de Tres Células con Capacitores Flotados, el problema de la estabilidad de dicho voltaje en torno a un punto de operación, consiste en diseñar un conjunto de reglas de decisión que cambian el ciclo de trabajo de las señales de conmutación de los interruptores a partir de la respuesta que se presenta en $v_{c1}(t)$ (voltaje en el capacitor 1), $v_{c2}(t)$ (voltaje en el capacitor 2) y $v_s(t)$ (voltaje de salida), tal que, para un voltaje de salida deseado $V_d(t)$, el error en estado estacionario $e_{ss}(t)$, que se denota de la forma:

$$e_{ss}(t) = V_d(t) - V_s(t) \quad (1.1)$$

sujeto a:

$$v_{c1}(t) = v_{ref}(c_1) \quad (1.2)$$

$$v_{c2}(t) = v_{ref}(c_2) \quad (1.3)$$

pueda ser minimizado y acotado a una región de tolerancia en voltaje, γ_e .

Para lograr la estabilidad en términos del voltaje de salida del ITCCF se propone lo siguiente:

- Diseñar una técnica de control PS-PWM basada en máquinas de estado finitos para modular el ancho de pulso de las señales $S_1, S_2, S_3, S_1', S_2'$ y S_3' del inversor de puente completo.
- Establecer la frecuencia de resonancia f_r del convertidor de acuerdo con la frecuencia de conmutación de los interruptores de estado sólido f_{sw} ; y a la carga Z_L . La frecuencia f_r es constante y se selecciona dentro de un intervalo de los 20 a 60 kHz .
- Desarrollar un modelo de simulación que permita analizar el desempeño del esquema de controlador.

Para dar solución al problema se establecen las siguientes suposiciones:

S1. La carga del convertidor es estática, es decir, los efectos por temperatura en los elementos pasivos no se modelan.

S2. Se desprecian las pérdidas por corrientes y voltajes parásitos en la carga, y en los dispositivos de conmutación.

S3. La planta es estable y su dinámica interna es autónoma y está acotada a un intervalo bien definido.

1.3 Objetivos de la investigación

1.3.1 Objetivo general

Diseñar y construir un sistema de control PS-PWM basado en máquinas de estados finitos, para regular el voltaje de salida RMS $v_{s_{RMS}}(t)$ de un convertidor multinivel de tres células con capacitores flotados, tal que, partiendo de una carga Z_L , sea posible mantener el valor del voltaje de salida en estado estacionario, a través de la regulación del voltaje en los

capacitores flotados $v_{c1}(t)$ y $v_{c2}(t)$. Para regular $v_{c1}(t)$ y $v_{c2}(t)$, es necesario ajustar el valor del ciclo de trabajo de cada uno de los interruptores $S_1, S_2, S_3, S_1', S_2'$ y S_3' .

1.3.2 Objetivos específicos

- Generar las señales control $S_1, S_2, S_3, S_1', S_2'$ y S_3' utilizando la técnica PS-PWM dentro de un intervalo de frecuencia f_{sw} de 10 kHz a 20 kHz.
- Diseñar y construir una base de reglas para una Máquina de Estado Finito, la cual regulará el voltaje de los capacitores flotados y el voltaje de salida en un Inversor de Tres Células de Capacitores Flotados en Puente Completo.
- Realizar pruebas de simulación del algoritmo basado en FSM, en el Inversor de Tres Células de Capacitores Flotados en Puente Completo (ITCCF).
- Ajustar y poner a punto el controlador (FSM) aplicado al ITCCF.

1.4 Pregunta(s) de investigación

En este trabajo, se presenta una solución para responder a las siguientes interrogantes de investigación:

- ¿La estrategia de control PS-PWM basada en FSM, podrá mantener la resonancia de la planta en términos de los voltajes $v_{c1}, v_{c1}', v_{c2}, v_{c2}'$?
- ¿Se podrán generar las señales de control S_1, S_2, S_3 que trabajen bajo las características de balance natural para los interruptores de estado sólido de un ITCCF a través de un microcontrolador?

1.5 Justificación

En este trabajo, se utiliza la técnica de modulación PS-PWM para el control de las señales de conmutación $S_1, S_2, S_3, S_1', S_2'$ y S_3' , en las cuales se regula el ciclo de trabajo, que opera en una frecuencia f_0 de 20 kHz. Es decir, el subsistema de mando tendrá como variables de entrada: 1) el voltaje de salida ($v_s(t)$), 2) el voltaje del capacitor 1 ($v_{c1}(t)$), el voltaje capacitor 2 ($v_{c2}(t)$) y, 3) como variable independiente la frecuencia f_{sw} . Por otra parte, como variables de salida se tendrán seis señales de control

$S_1, S_2, S_3, S_1', S_2'$ y S_3' con características de Modulación por Ancho de Pulso por Cambio de Fase, las señales se encargan de controlar a los interruptores semiconductores de cada celda de conmutación del inversor.

Para el sistema de control en lazo cerrado se diseñó un modelo de simulación PS-PWM basado en Máquinas de Estado para un Inversor de tres células, con el cual se desea regular el ciclo de trabajo. Dicho esquema de control en lazo abierto es implementado en un microcontrolador o microprocesador. El inversor de tres células está trabajando con un voltaje de alimentación de $\pm 200 V$, bajo una corriente de entrada de $\pm 5 A$.

La propuesta de este proyecto se apoyó de un análisis al estado del arte sobre técnicas de control de inversores multinivel más relevantes, haciendo énfasis en los métodos basados en máquinas de estados en [8] tienen las siguientes características que permiten comprobar la hipótesis: utiliza un método de control basado en Máquinas de Estado para distribuir las transiciones de las células del convertidor de manera cíclica. Es importante señalar que para hacer la implementación es necesario conocer el comportamiento del encendido y apagado de los dispositivos de conmutación. Además, en [9], las Máquinas de Estados Finitos se implementan para eliminar múltiples acciones de conmutación: la distribución del ancho de pulso de los vectores de voltaje es ajustado y optimizado, evitando los estados de conmutación en un mismo tiempo.

Por otro lado, la estrategia de Modulación por Ancho de Pulso por Cambio de Fases es compatible en topologías multinivel para Convertidores de Capacitores Flotados. Esta técnica da como resultado el incremento del voltaje de salida porque permite agregar armónicos, en múltiplos de la frecuencia de conmutación, a la señal moduladora. El tipo de convertidor a controlar es un inversor de energía de C.D. a C.A., que, a través de la estrategia de modulación por ancho de pulso con cambio de fase (PS-PWM) permita generar un n número de señales portadoras que estén asociadas a cada una de las células de conmutación que se encuentren desfasadas en un ángulo establecido por $360^\circ/n$ [3].

Los inversores multinivel, según la literatura, tienen aplicaciones industriales en controladores de motores de inducción o síncronos, manejadores de tracción de locomotoras, energías renovables, como las células fotovoltaicas, eólicas y de combustible, generadores de energía fotovoltaica, entre otros [4] [13] [14].

1.6 Hipótesis

La estrategia de control PS-PWM, basada en Máquinas de Estados Finitos, mantiene la distribución del voltaje de salida $v_s(t)$ en estado estacionario de un Inversor de Tres Células en Puente Completo, mediante el ajuste del ciclo de trabajo de las señales de conmutación S_1, S_2 y S_3 , para la regulación de voltaje en los capacitores flotados, $v_{c1}(t)$ y $v_{c2}(t)$, en un ITCCF que opera en modo resonante a una frecuencia de operación f_0 de 60 kHz.

2 ESTADO DEL ARTE

En este capítulo, se presentan los trabajos previos que se han identificado dentro del estado del arte sobre el tema propuesto, así como los fundamentos teóricos de un inversor multinivel tales como: las topologías, técnicas de modulación y propiedades de desempeño. Asimismo, se aborda el tema de Máquinas de Estado Finito, se resaltan las características y beneficios del control implementado en un inversor multinivel de capacitores flotados. Por último, se aborda la propuesta general de control basado en Máquinas de Estados Finitos implementada en un Inversor de Tres Células de Capacitores Flotados.

2.1 Convertidores estáticos multinivel

La demanda en el uso de convertidores multinivel ha crecido con la aplicación de altas potencias y de esto se deriva la aparición del convertidor multicelular. En la literatura, se definen cuatro topologías principales de inversores multinivel: a) el Convertidor con diodos referenciados a un neutro o punto común (NPC, *Neutral Point Clamped*), b) el convertidor formado por células apiladas (SMC, *Stacked Multicell Converter*), c) el convertidor con conexión de puentes H en cascada (CHB, *Cascade H bridge*) y la topología llamada d) Convertidores de Capacitores Flotados [2], los cuales son el tema central en el estudio de esta investigación.

Este tipo de convertidores, se denominan como convertidores estáticos multinivel, nombrados estáticos porque no existen partes en movimiento en el sistema, a diferencia de un convertidor dinámico de energía formado por partes móviles como rotor y estator, en el caso de un generador. La diferencia que existen entre el convertidor estático convencional con el convertidor estático multinivel es que el primero maneja hasta tres grados de libertad, en puente completo tiene hasta 4 interruptores, su voltaje de bloqueo está dado por el voltaje de entrada V_E al convertidor, tiene hasta 2 circuitos de aislamiento y la potencia de los interruptores se establece por el producto entre el voltaje de entrada V_E del convertidor y la corriente eficaz proporcionada por el inversor. Por otra parte, en el convertidor multinivel la cantidad de interruptores es de 8 a n en puente completo, donde n representa la cantidad de dispositivos semiconductores de potencia (interruptores), los grados de libertad están definidas de 12 a $n+1$ en puente completo, el voltaje de bloqueo

de los interruptores está dada por voltaje de entrada V_E del inversor entre n , la cantidad de circuitos de aislamiento se define de ocho a n en puente completo y la potencia de los interruptores se constituye por el producto entre voltaje de entrada V_E del convertidor y la corriente eficaz del inversor entre n [3].

Los inversores multinivel tienen áreas de aplicación como en sistemas de tracción para trenes de alta velocidad, sistemas de tracción eléctrica para automóviles, en filtros activos, en sistemas de conversión a partir de fuentes de energía renovables. Estos convertidores están conformados por dispositivos semiconductores de potencia que serán coordinados por una estrategia de control para que trabajen dentro de su balance natural.

2.1.1 Inversor de Capacitores Flotados

El Inversor de Capacitores Flotados es un sistema electrónico que se encarga de transformar la corriente directa a corriente alterna [2]; está compuesto por celdas de conmutación conformadas por dos interruptores de potencia, los cuales son dispositivos semiconductores que permiten la distribución de voltaje de alimentación entre los capacitores flotados como se observa en la línea punteada de color rojo de la Figura 2.1, donde son representados con dispositivos semiconductores de potencia MOSFET.

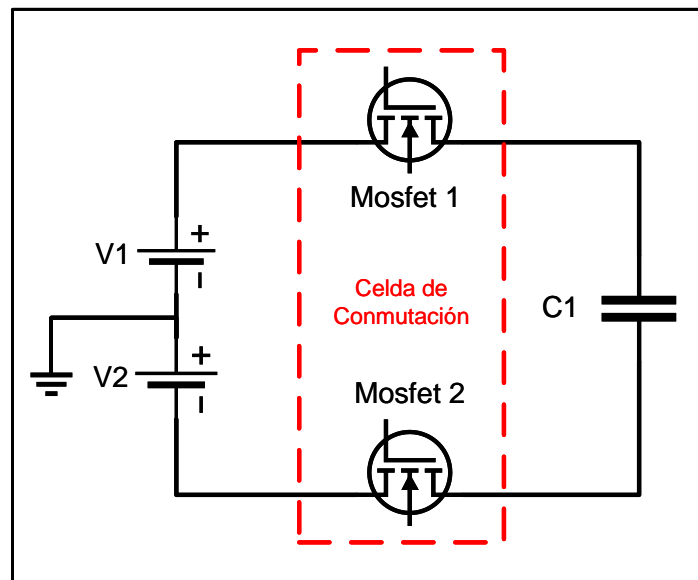


Figura 2.1. Célula de conmutación de un inversor Multinivel.

Los Inversores de Capacitores Flotados pueden estar conformado por n número de células de conmutación colocadas en serie. Cada célula está separada por fuentes ideales de voltaje (VSI, *Voltage Source Inverter*) o de corriente (CSI, *Current Source Inverter*) mediante capacitores flotados, los cuales son conocidos así porque no tienen ninguna referencia a tierra. El voltaje de entrada (V_E) se denota en la forma (2.1) y el voltaje en el capacitor (V_K) están dada respectivamente por (2.2) [3].

$$V_E = V1 + V2 \quad (2.1)$$

$$V_{cK} = \frac{K \cdot V_E}{n} \quad (2.2)$$

donde K es la posición del capacitor dentro de célula, $V1$ y $V2$ son los voltajes de la fuente bipolar.

Para el caso del Inversor de Tres Células con Capacitores Flotados, sustituyendo los valores en la ecuación 2.1, el voltaje en el capacitor 1 será igual a la tercera parte del voltaje de entrada V_E :

$$v_{c1}(t) = 1\left(\frac{V1+V2}{3}\right), \quad (2.3)$$

y el voltaje en el capacitor 2 es dos terceras partes del voltaje de entrada V_E :

$$v_{c2}(t) = 2\left(\frac{V1+V2}{3}\right). \quad (2.4)$$

En la Figura 2.2 en la zona punteada de color rojo los voltajes en el $v_{c1}(t)$ y $v_{c2}(t)$ [3] del ITCCF, trabaja en balance natural en lazo abierto, según [15]; debido a que el voltaje del capacitor 1 $v_{c1}(t)$, el voltaje capacitor 2 $v_{c2}(t)$ y el voltaje de entrada (V_E) mantiene una proporción de 1/3 del voltaje de alimentación entre cada uno de estos elementos. Asimismo, el inversor debe tener un circuito electrónico resonante en la carga para que trabaje en condiciones equilibradas.

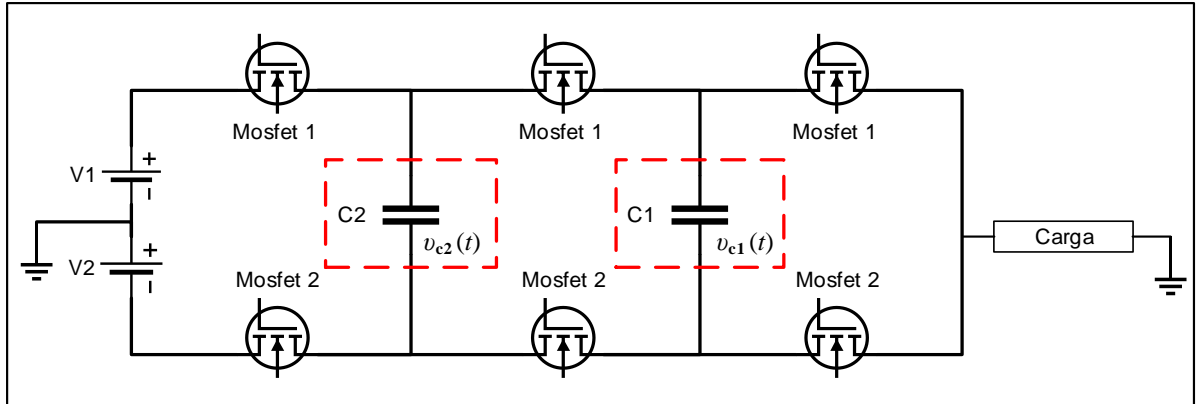


Figura 2.2. Inversor de Tres Células con Capacitores Flotados.

Por otra parte, para que el Inversor de Capacitores Flotados opere bajo su equilibrio natural en lazo abierto, debe cumplir con las siguientes condiciones [3]: el ciclo de trabajo debe ser el mismo en todas las señales de conmutación, la fase entre las señales debe de estar en un ángulo establecido por $360^\circ/n$, donde n es el número de señales portadoras. Además, los dispositivos semiconductores no deben de estar conduciendo y estar bloqueados al mismo tiempo porque se produce un corto circuito. Por último, debe existir un retraso en el proceso de encendido y apagado en cada uno de los interruptores electrónicos con el fin de disminuir pérdidas por conmutación.

Algunas características que resaltan sobre los inversores multinivel son las siguientes: 1) solo necesitan una fuente alimentación; 2) debido a la cantidad de semiconductores de potencia que se manejan se tiene una mayor posibilidad de combinación en los interruptores para obtener el mismo nivel de salida y; 3) entre más niveles de células existan es más complejo el control en ellas debido a que el voltaje en los capacitores tiende a desequilibrarse, es decir, salir de su balance natural de $1/3$ del voltaje de entrada.

La estrategia de control tiene un papel muy importante en los inversores de potencia por la generación de armónicos y distorsión en la forma de onda de salida en el inversor. Los convertidores multinivel son utilizados en el área de electrónica de potencia para operar a un alto voltaje con corrientes elevadas y por ello las estrategias de conmutación han evolucionado con el objeto de obtener un mejor desempeño del convertidor aplicando técnicas de modulación por ancho de pulso. Esta estrategia se clasifica en otros tipos de

modulaciones que se pueden consultar más a fondo en [3] [4]. En este trabajo se aborda estrategia de Modulación por Ancho de Pulso por Cambio de Fases (PS-PWM).

2.1.2 Estrategia de Modulación PS-PWM

Para controlar el tiempo del estado de corte y de saturación de los interruptores de potencia se realiza a través de una estrategia de modulación, cuyo objetivo es repartir el voltaje de alimentación en los dispositivos semiconductores de potencia.

La estrategia de Modulación PS-PWM genera, para cada una de las células de conmutación, un n número de señales que se encuentran desfasadas en un ángulo establecido por $360^\circ/n$. En esta estrategia de modulación es necesario que los interruptores se encuentren dentro de las condiciones de ciclo de trabajo donde la relación PWM debe ser igual para cada uno de los interruptores y comprendan un ciclo con fase $2\pi/n$, para un correcto funcionamiento en lazo abierto de un convertidor estático de capacitores flotados [3].

Este tipo de modulación se encuentra dentro del tipo multinivel en la clasificación de algoritmos basados en niveles de voltaje, como estrategia de alta frecuencia de conmutación, por lo que es compatible, aplicable y recomendada para la topología de un inversor de capacitores flotados.

Por otro lado, para llevar a cabo un control para un Inversor de Tres Células de Capacitores Flotados es importante abordar la técnica que se utiliza para establecer las reglas de decisión, que representan los estados en el FSM y que serán establecidas de acuerdo a la respuesta de voltaje en los capacitores flotados $v_{c1}(t)$ y $v_{c2}(t)$ conforme a la variación del ciclo de trabajo en las señales de conmutación y esto se realiza mediante Máquinas de Estado Finito.

2.1.3 Balance natural del ITCCF

Para el correcto funcionamiento en un Inversor de Capacitores Flotados (ICF), y considerando el criterio de balance o equilibrio natural en lazo abierto, se debe cumplir con las siguientes condiciones [15]:

1. El ciclo de trabajo debe ser el mismo en todas las señales de conmutación, la fase entre las señales debe de comprender un ciclo con fase $2\pi/n$, donde n representa el número de células.
2. Los dispositivos semiconductores no deben de estar conduciendo y estar bloqueados al mismo tiempo porque se produce un corto circuito.
3. Debe existir un retraso en el proceso de encendido y apagado en cada uno de los interruptores electrónicos con el fin de disminuir pérdidas por conmutación.
4. Las señales de control deben estar desfasadas un ángulo establecido con base en $360^\circ/n$.

2.1.4 Carga Resonante

Existen tipos de convertidores resonantes, están conformados por un Inversor más el circuito resonante en serie o paralelo. En esta clasificación, se encuentra el Convertidor Resonante en Serie (SRC, *Serie Resonant Converter*). Este tipo de topología es utilizada para fuentes de alimentación de alto voltaje y potencia [16]. En el presente proyecto se trabaja con un Inversor Resonante en Serie de tipo RLC.

Según el autor de la literatura [17], el voltaje de salida de un Inversor ha sido controlado variando la frecuencia de conmutación. Aunque, este tipo de control presenta ciertas desventajas: incluye una señal de ruido que dificulta el control en la interferencia electromagnética. Para enfrentar este problema se hace uso de la estrategia de conmutación PS-PWM.

La resonancia para un circuito RLC en serie es una condición donde las reactancias capacitivas (X_C) e inductivas (X_L) son iguales $X_L = X_C$, ocurre a una sola frecuencia específica. Entonces, para calcular la frecuencia resonante f_r en serie es [18]:

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (2.5)$$

donde L representa el valor del Inductor y C el valor del Capacitor.

El valor de impedancia total de la carga resonante en serie de tipo RLC, está determinada como:

$$Z_L = R + j\omega L + 1/j\omega C, \quad (2.6),$$

donde la frecuencia angular está dada por $\omega_0 = 2\pi f_r$ [2], y f_r se establece a 20 kHz en el presente trabajo.

Según [17] y [19] donde sustituyendo ω_0 en la ecuación 2.5 se tiene:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (2.7),$$

donde L representa el valor del Inductor y C el valor del Capacitor.

2.1.5 Máquinas de Estados

Una Máquina de Estados trabaja bajo un conjunto finito de símbolos de entrada y salidas, a partir de un alfabeto finito. Cada transición depende del estado actual de la máquina. Están sujetas a las señales de actuales de entrada: y anteriores. El comportamiento de una FSM dependerá de las condiciones en la transición para pasar a otro estado [20]. En la literatura, también describen al comportamiento de un FSM como una secuencia de eventos que ocurren en un tiempo discreto [21].

Una Máquina de Estados está representada por una quintupla definida como [22] [23] [24]:

$$M = \{Q, \Sigma, \delta, q_0, F\} \quad (2.5)$$

Donde, Q es el conjunto finito de estados, Σ es el conjunto finito de símbolos que forman parte del alfabeto de entrada, δ es la función de transición, donde el autómata cambia de estado k con un símbolo Σ del alfabeto, q_0 es el estado inicial, y éste pertenece a Q . F es el conjunto de estados finales o de aceptación, estos pertenecen a Q .

Una FSM trabaja bajo un alfabeto finito de símbolos como de salida y contiene un número finito de diferentes estados. La descripción del comportamiento de la máquina para un estímulo dado dependerá de la información contenida en el estado actual. Además,

pueden ser representadas sus propiedades analíticas en: tablas de transición, diagramas de transición y matices de transición [20].

Una Máquina de Estados Finitos se puede implementar en forma de algoritmo que pueda tomar decisiones, consultando una cantidad limitada de datos en cada estado o utilizando la posición del propio código para tomar la decisión. Además, han sido utilizadas para modelar sistemas en diversas áreas: en circuitos secuenciales, en algunos programas como analizador léxico, en coincidencia de patrones, protocolos de comunicación, control de ascensores, industria automotriz, operaciones aritméticas, control de operaciones de semáforos, control de nivel de líquidos de un tanque, control de sistemas de envasado, control de una máquina taladora [25].

Las FSM tienen un número limitado de reglas de decisión o estado definidos, donde se producen transiciones de estado según las condiciones. Estará conformada por un conjunto de entradas y salidas que conforme con las condiciones establecidas en las transiciones cambiará a un determinado estado.

2.1.6 Tipos de Modelos de Máquinas de Estados Finitos

Una característica que distingue un estado en una Máquina de Estados Finitos es recordar la parte principal de los datos históricos del sistema. Las FSM con salida se dividen principalmente en máquinas: Mealy y Moore.

Las máquinas Mealy modelan sistemas de forma más general que las máquinas Moore. Además, tienen un número finito de estados y tienen la característica particular de que, después de recibir entradas, genera salidas en las transiciones de estado. Respecto a la salida de una FSM cuando es dependiente de la entrada se asume que la máquina se comporta como el modelo de Mealy, de lo contrario si la salida es independiente de la entrada se trata de una máquina Moore [26].

La máquina Mealy genera una salida solo cuando se tenga una entrada. Por lo que cuando se encuentre en un estado q_0 y reciba la literal de entrada, emitirá el símbolo de salida y pasará al siguiente estado. La representación de esta máquina se puede apreciar en la tabla de transiciones Tabla 2.1 [20].

Tabla 2.1. Ejemplo de una Tabla de Transición de una Máquina de Mealy.

Estados/Entradas	1	2
Q ₀	Q ₀ / 0	Q ₁ / 1
Q ₁	Q ₁ / 1	Q ₀ / 0

Una máquina Moore es parecida a una de Mealy, se diferencian en que la entrada es independiente de la salida. Inicia en un estado q_0 , recibe literal de entrada, pasa al siguiente estado e imite la salida, como se aprecia en la Tabla 2.2 [20].

Tabla 2.2. Ejemplo de una Tabla de Transición de una Máquina de Moore.

Estados/Entradas	1	2	Salida
Q ₀	Q ₀	Q ₁	0
Q ₁	Q ₁	Q ₀	1

Además, en [11] y [12] resaltan que en una Máquina de Estados Finitos se debe indicar: cuando pasar de un estado a otro, establecer la variable global que contiene el estado actual, saber la entrada del estado, fijar el conjunto de funciones y procedimientos realizados en la entrada para pasar al siguiente estado.

Utilizando la técnica basado en Maquinas de Estado se pretende controlar el ciclo de trabajo de las variables S_1, S_2, S_3 , implementado mediante un modelo de simulación para regular el voltaje de salida $v_s(t)$ del Inversor.

2.2 Teoría de Control Moderna

Existen en la actualidad sistemas complejos que trabajan sin la intervención humana y funcionan de forma automática, esto debido a que operan bajo las tareas con las que fueron programadas y condicionadas por el hombre. Este tipo de condiciones fueron establecidas bajo patrones y comportamientos; a esta acción se le denomina control.

Se dice que un sistema es el conjunto de componentes que trabajan juntos para cumplir un determinado objetivo. Alguna de las aplicaciones que ha tenido un sistema de control es en los procesos industriales, con el fin de agilizar operaciones manuales repetitivas, tales

como operaciones industriales de control de flujo, de temperatura, de nivel, de presión, de encendido y apagado de válvulas por mencionar algunas [1].

Una característica principal del control es minimizar el error, que es el resultado de la comparación entre valor de referencia y valor de salida de dicho sistema de control. Este sistema de control se encarga de monitorear los procesos que realiza dicho conjunto de componentes con el objetivo de conseguir el óptimo funcionamiento del mismo.

Un sistema de control está compuesto por los siguientes elementos mostrados en la Figura 2.3, tal como variable de control esta se obtiene en la salida del sistema, la planta es el objeto que se estudia, el proceso son los movimientos controlados, el sistema es el conjunto de objetos que trabajan entre sí con un objetivo y la perturbación que es la señal que afecta la salida del sistema [2].

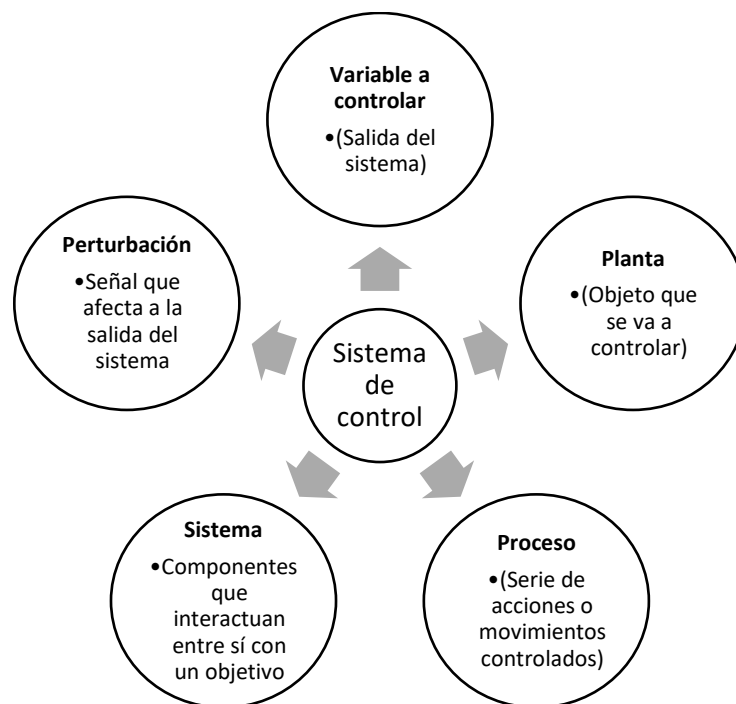


Figura 2.3. Componentes de un sistema de control.

2.3 Estrategias de control para los inversores multicelulares

Actualmente existen estrategias de modulación por ancho de pulso que han sido probadas para el manejo de convertidores e inversores multinivel. Algunos trabajos de investigación se basan en Máquinas de Estado Finito para modular PWM en dispositivos lógicos

programables FPGAs. Esto tiene como resultado un ahorro notable en recursos de hardware comparado con otros trabajos presentados en el documento. La autora del artículo propone una modulación PWM basado en FSM implementado en un FPGA Spartan 3™. Donde utilizó como herramienta un CAE (*Computer Aided Engineering*) de Xilinx y expone dos versiones de FSM. Con los resultados que obtuvo, concluyó que la segunda versión propuesta utiliza menos recursos de software y permite una frecuencia máxima de operación. Se presenta una mejora comparado con los resultados de otro trabajo en donde se utilizó un Spartan II. Las desventajas que presenta este trabajo es que la cantidad de recursos que se requieran manejar dependerán del Spartan 3® [6].

Otra técnica utilizada es la de Pulso con Modulación Sinusoidal (SPWM) para un Inversor Multinivel de Fuente de Corriente (MSCI) en un FPGA con un enfoque de Máquinas de Estado para verificar el rendimiento del inversor y reducir la corriente a través de los inductores y la pérdida en los interruptores [7].

La estrategia de control basado en la modulación de Centrado de Espacio Vectorial PWM y la modulación de Disposición de Fase (PD) PWM para Convertidores de Capacitores Flotados y Convertidores formados por Células Apiladas, donde confirmaron que se mantiene las características armónicas de las estrategias de modulación DP y CSV utilizando un decodificador de Máquinas de Estado. Y conservaron la propiedad de equilibrio del sistema SMC [8].

El método de modulación PWM clásica basado en Máquinas Estado Finito en un Inversor de Cinco Ramas para unidades de motor doble fue implementada para eliminar las múltiples acciones de conmutación al optimizar la distribución de los vectores de tensión [9].

También, en un artículo se presenta un método de balanceo de voltaje para un Convertidor Modular Multinivel basado en la estrategia de Modulación por Ancho de Pulso con Cambio de Fase Portadora para controlar la transferencia de carga y equilibrar el voltaje del condensador en el convertidor [10]

A la Modulación de las Señales Portadoras mediante una señal senoidal, donde a partir de estas se obtiene la señal complementaria de cada celda de conmutación con una frecuencia

inferior a la señal de conmutación, se le conoce como la estrategia de Modulación por Ancho de Pulso por Cambio de Fases [3].

La aplicación de la técnica de Modulación por Ancho de Pulso de Eliminación Selectiva de Armónicos en un esquema de lazo cerrado para un Inversor Monofásico es presentada en [11]. En esta literatura el autor utilizó esta estrategia de modulación para lograr un bajo nivel de armónicos en la tensión de carga es decir un THD. El controlado mediante la técnica de modulación ya mencionada fue simulado en Simulink/MATLAB®.

La referencia [12] implementa un AG para sintonizar y optimizar los parámetros k_p (variable proporcional del PID), k_i (variable integral del PID) y k_d (variable derivativa del PID) de un controlador PID de lazo cerrado aplicado a un Inversor de Tres Células con Capacitores Flotados en configuración de medio puente. Con esto, optimizar la respuesta transitoria en estado estable de los capacitores flotados, es decir, logró controlar los parámetros de rendimiento M_p (Máximo sobreimpulso), s_t (Tiempo de establecimiento) y e_{SS} (error en estado estable) mediante las funciones de transferencia de los capacitores flotados. El PID fue desarrollado con la herramienta Simulink/MATLAB®.

2.4 Esquema general de la propuesta de control

Derivado del estudio del estado del arte que se ha presentado en esta sección, se ha determinado que la opción más viable para controlar un inversor de tres células de capacitores flotados es mediante el uso de una máquina de estados que ajuste el ciclo de trabajo en las señales de conmutación de los interruptores, para mantener en equilibrio el voltaje en los capacitores. De esta forma, se tienen dos ventajas principales:

- Se compensa de manera natural cualquier variación en la tensión de salida.
- Se mantienen todas las células balanceadas en cuanto al nivel de tensión que se presenta ante dicha perturbación, reduciendo el estrés de los componentes electrónicos.

La etapa de control se encargará de generar las señales de conmutación para el encendido y apagado de los interruptores asociados a las celdas de conmutación del inversor y mediante sensores se captarán los valores de voltaje en el capacitor uno ($v_{c1}(t)$), voltaje del capacitor dos ($v_{c2}(t)$) y voltaje de salida $v_s(t)$ como se observa en la Figura 2.4, que

representa el diagrama general del sistema de control para un Inversor de Tres Células con Capacitores Flotados.

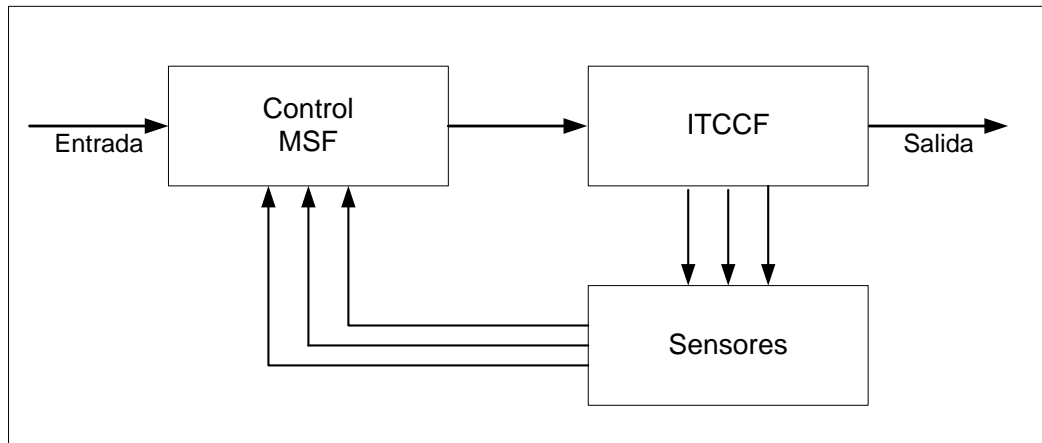


Figura 2.4. Diagrama general del sistema de control para un ITCCF.

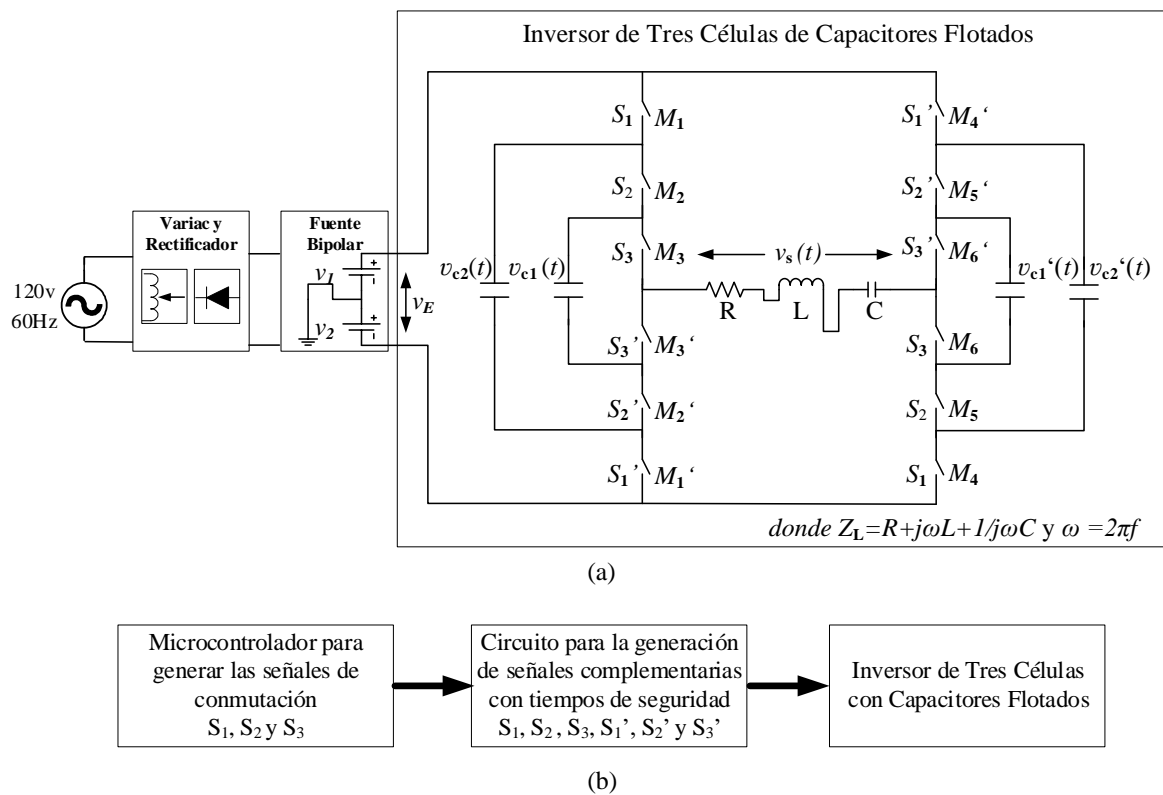


Figura 2.5. a) Diagrama del ITCCF en puente completo, b) Diagrama de Bloques del Subsistema de Mando basado en una FSM.

Tabla 2.3. Descripción de abreviaturas de la Figura 2.5.a.

Abreviatura	Descripción
Z_L	Carga
ω	Frecuencia angular
R	Resistencia
L	Inductor
C	Capacitor
v_1, v_2	Voltaje de entrada de alimentación del inversor
f_0	Frecuencia de operación
Variables Controladas	
$v_s(t)$	Voltaje de salida del inversor
$v_{c1}(t), v_{c2}(t)$	Voltaje en los capacitores flotados del inversor
Variables de Control	
$S_1, S_2, S_3, S_1', S_2', S_3'$	Señales de mando para los interruptores del inversor

En su esencia, el modelo del convertidor multicelular no es muy diferente al de los modelos implementados de otros autores. No obstante, es necesario para identificar las características de funcionamiento del sistema que tiene la tarea de la correcta operación del inversor utilizado. En la Figura 2.5.a se observa la estructura general del Inversor de Tres Células con Capacitores Flotados en puente completo y en la Figura 2.5.b el diagrama de bloques de ITCCF. Las abreviaturas y símbolos empleados en el Figura 2.5.a se especifican en el Tabla 2.3, cabe mencionar que la construcción del convertidor no forma parte del desarrollo del presente trabajo, y los detalles de su construcción se pueden identificar en [3].

El tipo de convertidor que forma parte del tema central de este tema de investigación será un Inversor Multinivel de Capacitores Flotados. El cual estará conformado por dispositivos semiconductores de potencia llamado MOSFET, será de tres células de conmutación, con configuración de puente completo, la tensión de salida será aplicada a una carga general constituida por un circuito RLC (Resistencia, Inductor, Capacitor).

Mediante un microcontrolador se generan las señales de onda S_1, S_2, S_3 con la técnica PS-PWM con una frecuencia f_{sw} de $20kHz$. Y presentado de forma simulada el control FSM para modular el ancho de pulso de las señales de conmutación S_1, S_2, S_3 : regular el voltaje de salida $v_s(t)$.

3 DESARROLLO DEL SISTEMA

En este capítulo, se describe el desarrollo del trabajo, se presenta la metodología del diseño llevado a cabo para implementar un control PS-PWM basado en Maquinas de Estado para un Inversor de Tres con Capacitores Flotados en puente completo. También, se detalla el circuito para la generación de las señales complementarias de conmutación y el tiempo muerto para cada una de ellas, la generación de las señales mediante un Microcontrolador en lazo abierto y la presentación simulada del control basado en una FSM en lazo cerrado.

3.1 Descripción de las etapas físicas del Inversor de Tres Células con Capacitores Flotados en lazo abierto

El diseño del sistema está conformado por hardware y software, se resalta que el diseño del inversor no forma parte del objeto de estudio en este proyecto y se basa la construcción del convertidor en [3], dado los resultados en ese trabajo. Este inversor difiere en la etapa de generación de señales: en el otro trabajo utilizó un sistema analógico-digital y el presente trabajo es mediante la estrategia de conmutación PS-PWM a través de un Microcontrolador en lazo abierto. La Figura 3.1 destaca las etapas que forman parte del sistema ITCCF y que se describen a continuación:

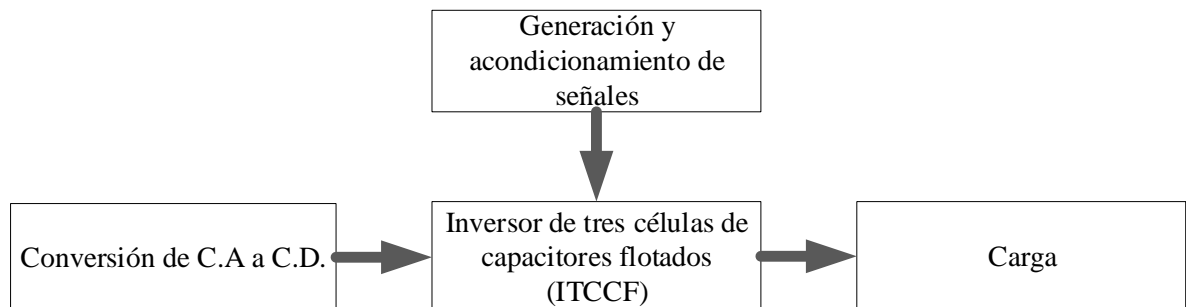


Figura 3.1. Diagrama a bloques de las etapas del sistema ITCCF.

3.1.1 Etapas del Inversor de Tres Células con Capacitores Flotados

En la etapa de conversión de C.A a C.D de la Figura 3.1 se refiere a la Alimentación C.D. del inversor. Sus componentes se observan en la Figura 3.2. Compuesto por un VARIAC (EV), realiza el ajuste de voltaje de la línea de C.A. de 0 a 200 volts, bajo una frecuencia de 60 Hz; una etapa de rectificación de onda completa (ED), para la conversión a C.D;

por un divisor capacitivo (EC), para tener como salida una fuente bipolar con referencia a tierra.

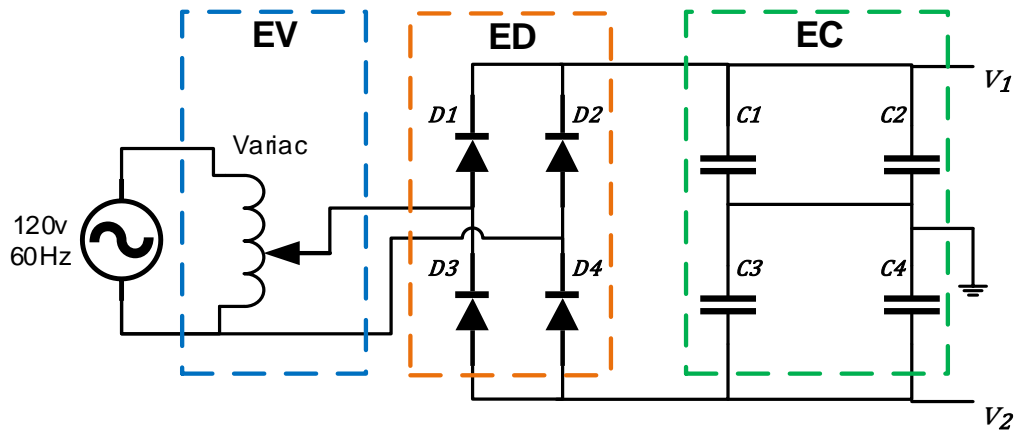


Figura 3.2. Diagrama de la etapa de alimentación de C.D.

La generación de las señales de conmutación para el sistema en lazo abierto se realizó mediante un Microcontrolador de la familia de rango medio PIC18F, de filosofía RISC (set de instrucciones reducido, por sus siglas en inglés). Este modelo tiene una arquitectura Harvard y es programado en lenguajes de alto nivel, como C. Una de las características principales de un microcontrolador radica en la alta inmunidad al ruido, el bajo costo, la reducción de espacio y están diseñados no para el procesamiento de grandes cantidades de datos.

De acuerdo, a lo descrito en el capítulo 2.1.2 para que un inversor trabaje dentro de su estado natural. Debe de seguir ciertas características y una de ellas es que demanda señales de conmutación que controlen el tiempo del estado de corte y de saturación de los interruptores de potencia, a través de una estrategia de conmutación, las cuales son generadas mediante la estrategia PS-PWM. Esto es desarrollado e implementado en un PIC18F46K22 donde en la Tabla 3.1 se enlistan sus principales características.

Tabla 3.1. Lista de características principales del PIC18F46K22.

Característica	Cantidad
Memoria de programa	64kB
Memoria SRAM	3896B
Frecuencia Máxima	64 MHz
Cantidad de E/S	35 y 1 solo de entrada
Cantidad de Timer 8-bit	3

Cantidad de Timer 16-bit	4
Oscilador Interno	16 MHz
Voltaje de Operación	2.3 V a 5.5 V
Convertidor Analógico-Digital	Resolución de 10 bit y 30 canales externos

A través del PIC, se generan tres señales de conmutación que han de pasar por la etapa de acondicionamiento de señales, donde mediante un circuito de retardo que se observa en la Figura 3.3 con base en [12]. El resultado del arreglo de las compuertas AND (74F08) y NOT (74F14) del circuito son las señales $S_1, S_2, S_3, S_1', S_2'$ y S_3' donde el tiempo muerto varía en función de las resistencias R1 y R2. En el presente trabajo las señales de conmutación se mantienen en un rango de tiempo muerto de entre $1.0\mu s$ a $2.0\mu s$.

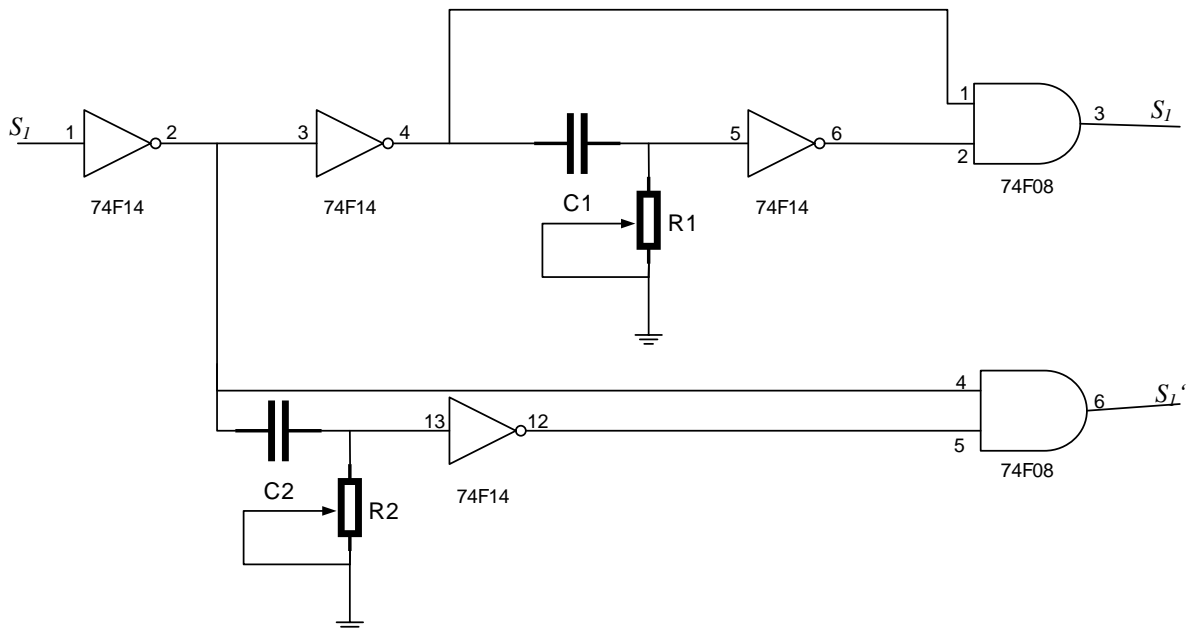


Figura 3.3. Circuito para la generación del tiempo muerto en las señales de conmutación para un ITCCF [1].

El tipo de convertidor es un Inversor Multinivel de Capacitores Flotados. Este está conformado por dispositivos semiconductores de potencia llamados MOSFET, con matrícula ATP6030BVR; es de tres células de conmutación como se puede apreciar en la Figura 3.4, con configuración de puente completo. Cada célula está separada por un capacitor flotado, representa una fuente ideal de voltaje. Así mismo, la tensión de salida es aplicada a una carga general: constituida por un circuito RLC (Resistencia, Inductor,

Capacitor) [27]. El inversor está integrado por una red de protección o red Snubber calculado en [3] con el objetivo de controlar el incremento de voltaje o corriente en el interruptor y así evitar someter a estrés a los semiconductores de potencia [28].

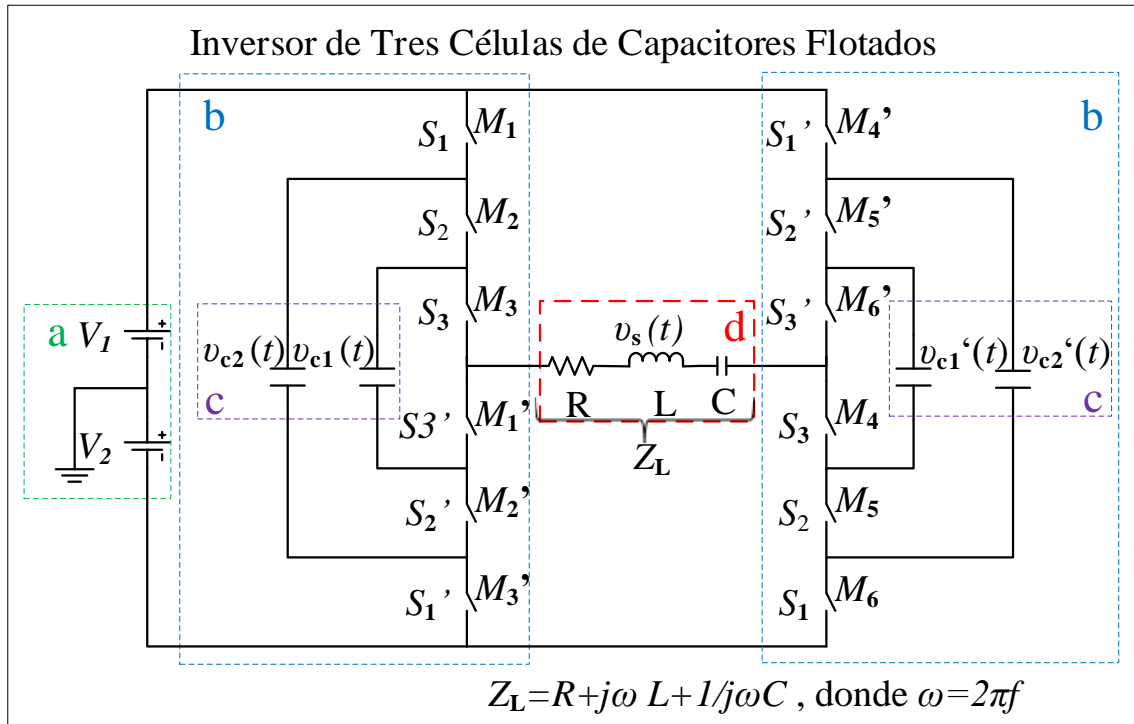


Figura 3.4. Inversor de Tres Células de Capacitores Flotados en puente completo.

En la Figura 3.4 se representa el diagrama eléctrico del Inversor de Tres Células con Capacitores Flotados en puente completo. Donde el bloque (a) representa la etapa de conversión de C.A a C.D antes mencionada en el apartado 3.1.1: se otorga la alimentación de C.D al inversor. El sistema está conformado por tres células (sección (b)), donde cada célula está formada por dos semiconductores de potencia (MOSFET) y entre cada célula existe un capacitor flotado. De acuerdo a la cantidad de células en el inversor y su configuración en puente completo se conforma de doce dispositivos semiconductores ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$) y cuatro capacitores flotados (C_1, C_1', C_2, C_2').

El apartado (c) realiza la ubicación de los capacitores flotados en el Inversor. Para determinar el voltaje en los capacitores es necesario aplicar las ecuaciones ya mencionadas en la sección 2.1.1, de acuerdo con la ecuación 2.3 se define el voltaje en el capacitor 1 y

su complementaria $v_{c1}(t)$, $v_{c1}(t)'$ como la igualdad de la suma de los voltajes de entrada entre la cantidad de células. Además, para los voltajes en el capacitor 2 y su complementaria ($v_{c2}(t)$, $v_{c2}(t)'$) se establece con base en la ecuación 2.4 que será igual a dos veces la suma de los voltajes de entrada entre el número de células.

La sección (d) representa el voltaje de salida del ITCCF, que está constituida por un circuito RLC (Resistencia, Inductor, Capacitor), sintonizada para tener el sistema en modo resonante. Este tipo de carga permite trabajar con frecuencias de conmutación mayor a 100 kHz . Los convertidores de carga resonante se conforman de un inversor más un circuito resonante serie o paralelo: mediante una estrategia de conmutación y a partir de una fuente de alimentación corriente continua generan una forma de onda cuadrada, es aplicada a un circuito resonante que da como resultado una forma de onda próxima a una sinusoidal.

Las etapas antes mencionadas en la Figura 3.1. Se representan en un diagrama general del sistema ITCCF en la Figura 3.5. Se observa todas las secciones antes mencionadas y como se relacionan en el Inversor en lazo abierto.

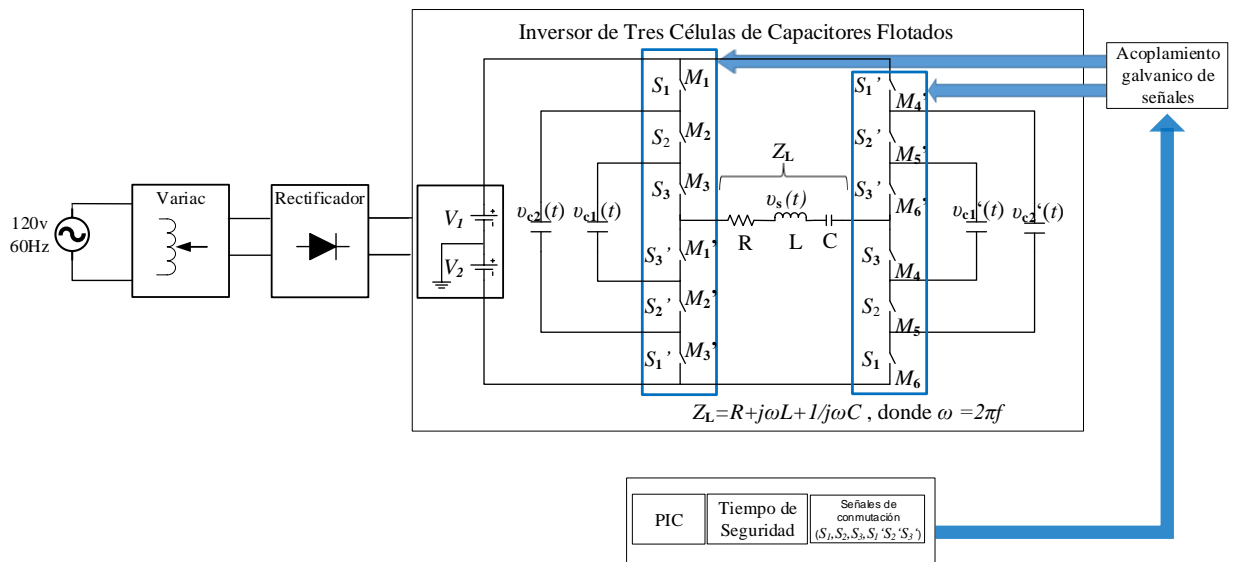


Figura 3.5. Diagrama general del sistema ITCCF en lazo abierto.

3.1.2 Instrumentación: sensores de voltaje implementados en el sistema ITCCF

El presente apartado hace mención de los sensores que se implementan para detectar el voltaje en el capacitor 1 ($v_{c1}(t)$), voltaje en el capacitor 2 ($v_{c2}(t)$) y el voltaje de salida ($v_s(t)$) del inversor.

El dispositivo electrónico implementado para la captación del voltaje es el transductor de voltaje LV25-p que está basado en el efecto Hall y cuyas características principales de operación se detallan en el Tabla 3.2 [29].

Tabla 3.2. Características principales de operación del transductor de voltaje LEV25-P.

Característica	Cantidad
Corriente nominal de entrada	10 mA
Corriente nominal de salida	25 mA
Tensión de alimentación	$\pm 15 V (\pm 5\%)$
Precisión global a $+25^\circ C$	$\pm 0.6\%$ de entrada
Voltaje de medición	10-500 V
Tiempo de respuesta	40 μs
Consumo de corriente	10 mA + corriente de salida
Temperatura de funcionamiento	de $-25^\circ C$ a $+85^\circ C$
Resistencia interna del primario	250 Ω
Resistencia interna del secundario	110 Ω

Este transductor es para mediciones de tensiones de circuitos de Corriente Directa, Corriente Alterna y de impulsos. Contiene aislamiento galvánico entre el circuito primario y el secundario como se aprecia en la Figura 3.6.

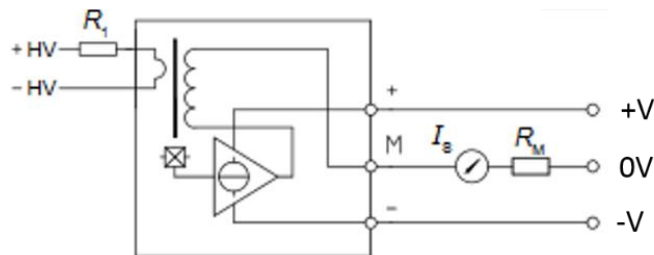


Figura 3.6. Diagrama interno del transductor de voltaje LV25-P.

Además, el flujo magnético producido por la corriente principal es compensado mediante el bobinado secundario. El sensor de efecto Hall se encarga de generar la corriente de compensación que es una representación exacta de la tensión primaria. Esta configuración en bucle cerrado permite: medida de altas tensiones, aislamiento de seguridad y excelente linealidad.

Por otro lado, para la medición de tensión en el transductor, se requiere hacer pasar una corriente proporcional a dicha tensión a través de una resistencia externa; esta es determinada por el usuario y conectada en serie con el circuito primario del transductor. Para el cálculo del valor de la resistencia será igual al voltaje máximo $V_{max} = 100V$ entre la corriente nominal de entrada del primario como se muestra en la Ecuación 3.4.

$$R_1 = \frac{100V}{10mA} = 10k\Omega \quad (3.4)$$

Este transductor de voltaje se utiliza para medir el voltaje de corriente directa en el capacitor 1 $v_{c1}(t)$ y capacitor 2 ($v_{c2}(t)$), así como para la medición de voltaje de salida del inversor de corriente alterna $v_s(t)$; en este último se conecta, a la salida del transductor de voltaje, un sensor AD536AJHZ, debido a que el Microcontrolador no admite una entrada de C.A. en sus puertos de conversión Analógico-Digital.

El sensor de voltaje AD536AJHZ es un circuito integrado que se encarga de realizar una conversión C.D. a RMS y cuyas características principales de operación se detallan en el Tabla 3.3; su diagrama de conexión se puede ver en la Figura 3.7. Calcula directamente el verdadero valor RMS de cualquier forma de onda de entrada compleja que contenga componentes C.A y C.D [30].

Tabla 3.3. Características principales de operación del transductor de voltaje AD536AJHZ.

Características Generales	Cantidad
Tensión de entrada máxima	$\pm 25 V$ Pico
Tensión de alimentación	$\pm 15 V (\pm 5\%)$
Error total máximo	$\pm 0.5\%$
Voltaje de medición	10-500
Temperatura de funcionamiento	de $0^\circ C$ a $+70^\circ C$

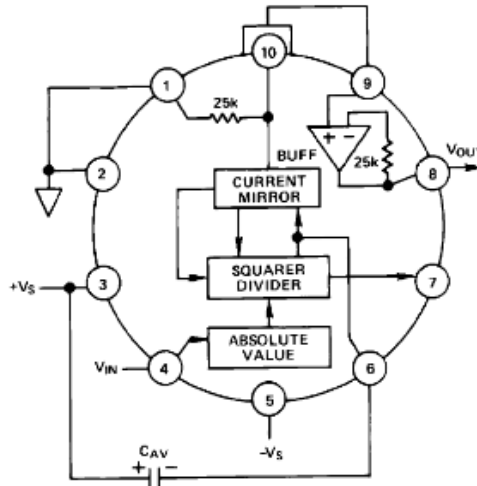
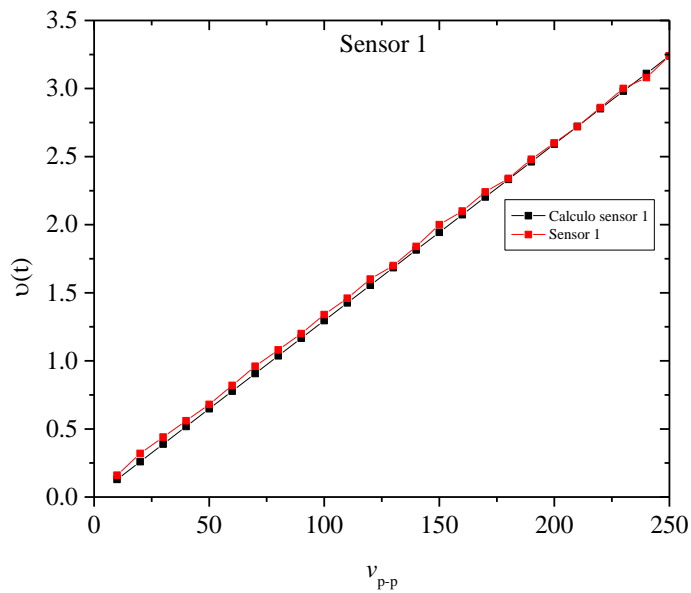


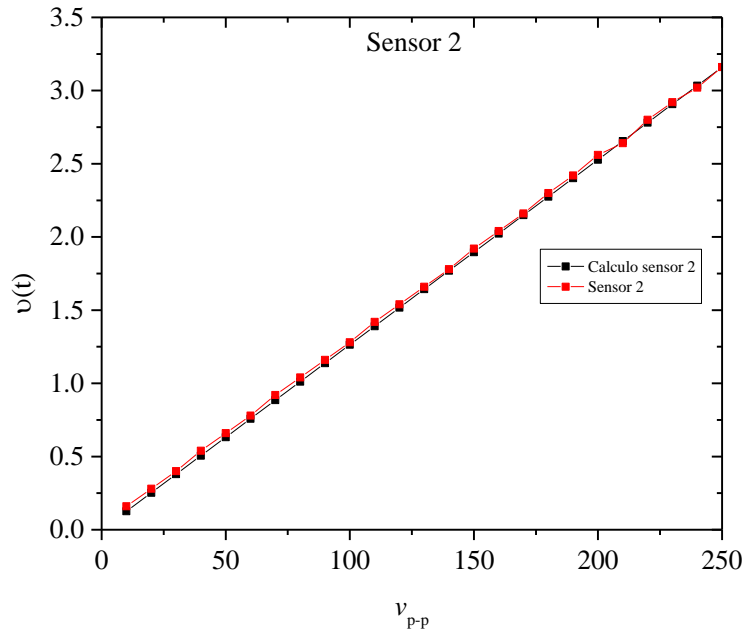
Figura 3.7. Diagrama general de conexión del sensor de voltaje AD536AJHZ.

Para la medición del valor eficaz del voltaje de corriente alterna se utilizó el diagrama de prueba de conexión que viene en la hoja de datos del sensor, que se presenta en la Figura 3.7. El valor del capacitor C_{AV} depende de la frecuencia de entrada al sensor.

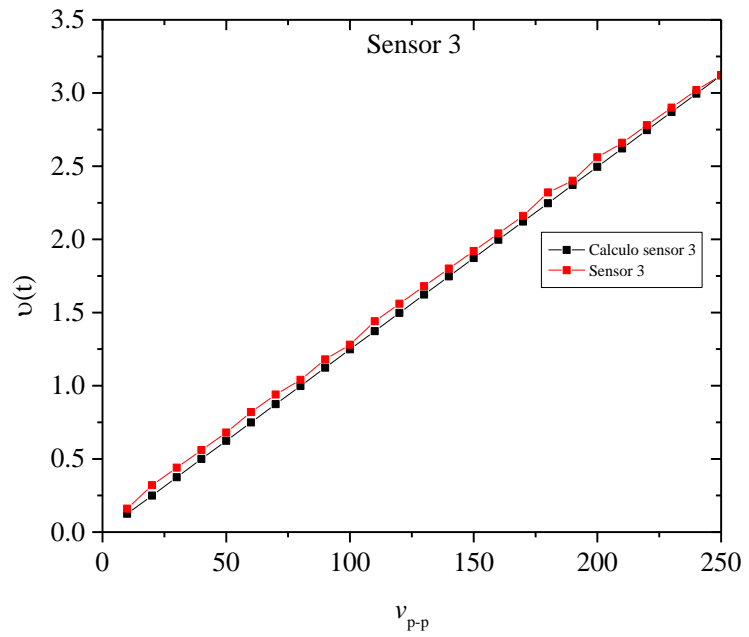
Para utilizar estos dos sensores en el proyecto de investigación se realizó la caracterización con el objetivo de obtener el factor de ganancia. Las gráficas que se obtuvieron para los transductores LEM LV25-P se muestran en las Figura 3.8.a, Figura 3.8.b, Figura 3.8.c, Figura 3.8.d y Figura 3.8.e.



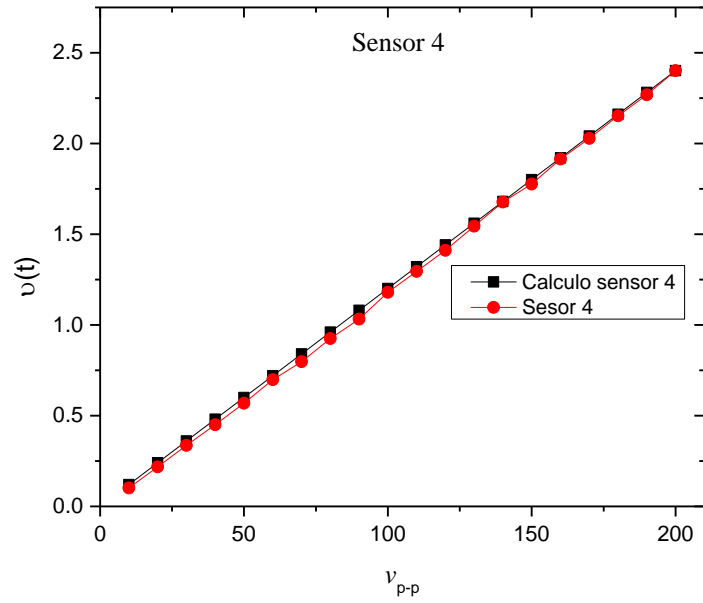
(a)



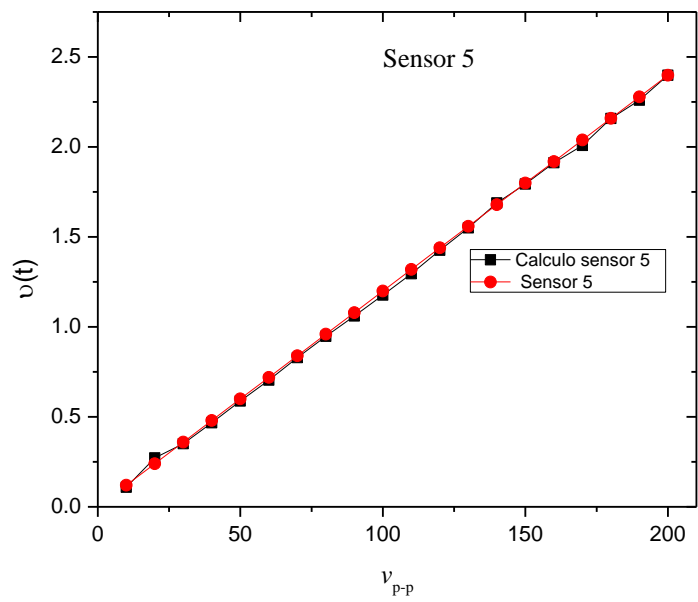
(b)



(c)



(d)



(e)

Figura 3.8. Grafica de linealidad de voltaje de salida en relación con el voltaje pico a pico de las gráficas: a) Sensor 1, b) Sensor 2, c) Sensor 3, d) Sensor 4 y e) Sensor 5.

También, para el sensor de voltaje AD536AJHZ que hace una conversión C. D. a RMS se realizó la caracterización para su aplicación en el sistema, la Figura 3.9 muestra la gráfica de comportamiento del sensor.

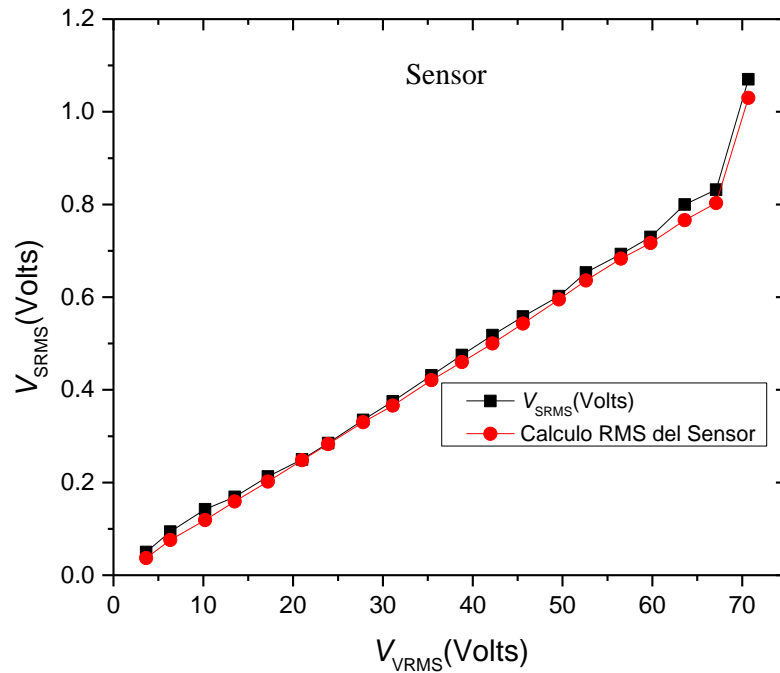


Figura 3.9. Gráfica de linealidad de voltaje de salida RMS en relación con el voltaje RMS del VARIAC.

Después, se procedió al diseño y fabricación del circuito impreso para la conexión al sistema completo del transductor de voltaje LEM LV25-P y del sensor AD536AJHZ como se observa en la Figura 3.10.



Figura 3.10. Fotografía de circuito impreso para transductor LEM LV25-P y sensor AD536AJHZ.

3.2 Subsistema de Mando del ITCCF en lazo abierto

3.2.1 Generación de señales de conmutación mediante el Microcontrolador

En este apartado para la generación de las señales de conmutación se hace uso de un microcontrolador: se producen las señales con las características: frecuencia de $20kHz$ y tenga un desfase de 120° . Para poder cumplir con estas propiedades, primeramente, se realizaron los cálculos para obtener el valor correspondiente a TMR0L y la configuración del registro T0CON del temporizador denominado Timer0, basado en una frecuencia de $20kHz$.

Para obtener el tiempo para producir la interrupción por desborde del temporizador se utilizó la siguiente expresión, que relaciona las distintas variables:

$$Delay = (TOSC * Preescaler * N) - 2 tcy \quad (3.1).$$

Y para obtener el valor de carga en el TMR0L despejando la formula se tiene:

$$N = \frac{Delay + 2Tcy}{TOSC * Preescaler}, \quad (3.2).$$

donde N es el valor a cargar en TMR0; $Delay$ es el tiempo requerido; Tcy es el valor de la entrada de reloj del sistema; $TOSC$ es el periodo de oscilación y $Preescaler$ es el divisor de frecuencia. El periodo de oscilación está dado por:

$$TOSC = \frac{1}{FOSC}, \quad (3.3),$$

donde $FOSC$ representa la frecuencia de oscilación, es el valor de cristal de cuarzo externo o interno del microcontrolador.

Se realizó un programa implementado en el microcontrolador para la generación de las señales de conmutación a $20kHz$ con un ciclo de trabajo a 50% y un desfase a 120° como se puede apreciar en el diagrama de flujo de la Figura 3.11. Para lograr este resultado se utilizaron siete temporizadores (Timer 0, Timer 2, Timer 4, Timer 6, Timer 1, Timer 3 y Timer 5) del microcontrolador y se realizó el cálculo mencionado en esta sección para que las señales tuvieran la frecuencia establecida. Para la salida de las tres señales se utilizó el puerto D: las terminales 1,2 y 3.

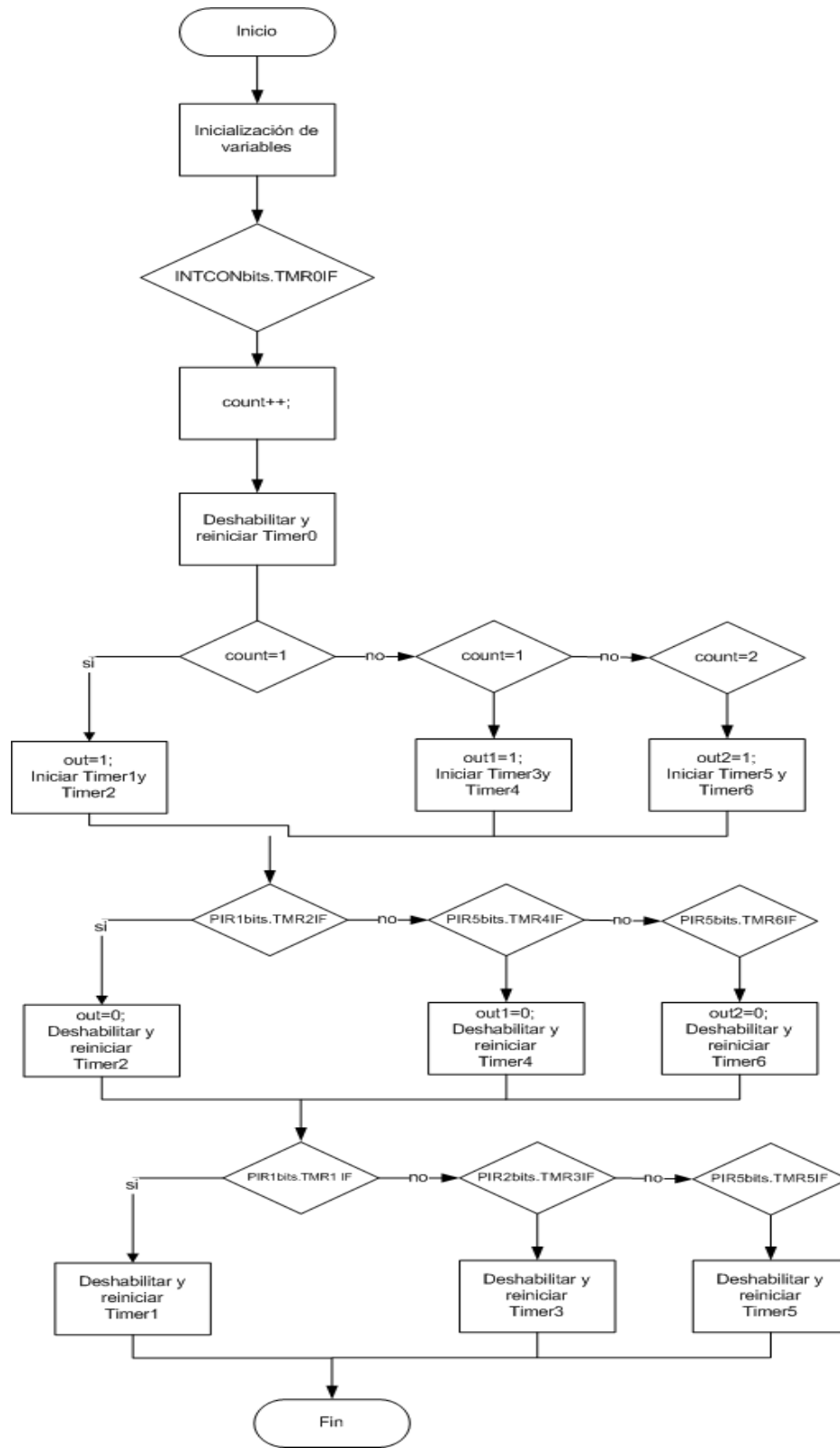


Figura 3.11. Diagrama de flujo del programa para la generación de las señales de conmutación.

3.2.2 Codificación y configuración del microcontrolador para la obtención de las variables de voltaje

Para poder adquirir el voltaje de salida del transductor se usa el conversor analógico digital (ADC) de 10 bits de resolución del microcontrolador y la codificación se realiza bajo el lenguaje de C.

Para poder hacer la implementación el transductor y el sensor de voltaje con el Microcontrolador es necesario usar la siguiente ecuación para obtener el voltaje de entrada al sensor.

$$V_S = \frac{V_{ADC} * V_{ref}}{R_{ADC}} \quad (3.4)$$

donde V_S es el voltaje del transductor adquirido por el ADC del Microcontrolador, el V_{ADC} es el valor digital que genera el ADC con base en la señal de entrada, V_{ref} es el voltaje de referencia y R_{ADC} es la resolución del ADC.

$$V_{RINS} = \frac{V_D * V_S}{F_G} \quad (3.5)$$

donde V_{RINS} es el voltaje real adquirido desde los capacitores a través del ADC del Microcontrolador, el V_D es el valor digital que genera el ADC con base en la señal de entrada, V_S es el voltaje del transductor y F_G es el factor de ganancia.

En este capítulo se presenta, la aplicación de las fórmulas para la obtención de voltaje en el transductor se realiza conforme al diagrama a bloques observar en la Figura 3.12.

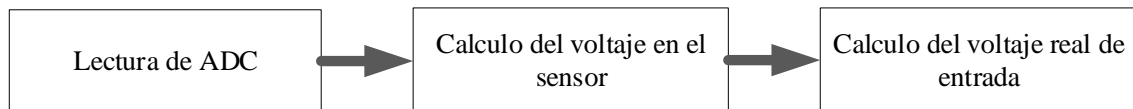


Figura 3.12. Diagrama a bloques para el cálculo de voltaje en los capacitores.

En la Figura 3.12, el bloque de lectura de ADC es adquirida mediante el microcontrolador, en el bloque de cálculo del voltaje en el sensor se aplica la ecuación 3.4, mientras que en el bloque de cálculo del voltaje real de entrada se maneja la ecuación 3.5.

3.3 Simulación del sistema

Para la comprobación del funcionamiento del control para el Inversor de Tres Células con Capacitores Flotados se realizó un modelo del sistema mediante el software de MATLAB-SIMULINK. La utilización de este programa para la simulación del presente trabajo de investigación, se debe a la capacidad de integrar sistemas de control y potencia en un mismo archivo bajo las mismas condiciones de simulación, todas estas características hacen más simple el trabajo del diseñador.

Se realizó las pruebas en la simulación, para analizar el comportamiento del ITCCF en lazo abierto y en lazo cerrado. En este modelado del sistema se implementó una estrategia de modulación PS-PWM, es decir, las señales de conmutación trabajaron con un desfase de 120° y su correspondiente señal complementaria. En la simulación se utilizan semiconductores de potencia ideales de forma que no es necesario establecer tiempos de seguridad para las señales de conmutación generadas. En la Tabla 3.4 se mencionan los parámetros de simulación utilizados para la Inversor en lazo abierto y lazo cerrado.

Tabla 3.4. Parámetros de simulación del Inversor Multinivel.

Parámetros de simulación	Valores
Frecuencia de conmutación f_{sw}	20 kHz
Frecuencia de salida f_0	60 kHz
Voltaje de entrada V_E	200 V
Voltaje de referencia U_{c1}	133.33 V
Voltaje de referencia U_{c2}	66.66 V
Valor de bobina L	6.33 mH
Valor de resistencia R	150Ω
Valor de capacitor C	1.11 nF

3.3.1 Simulación del ITCCF en lazo abierto.

El circuito mostrado en la Figura 3.5 está representado en MATLAB-SIMULINK en el bloque ITCCF de la Figura 3.13. Antes de la ejecución del circuito se realizó el cálculo de los componentes de la carga RLC, despejando a C en la ecuación 2.7:

$$C = \frac{1}{\omega_0^2 L} \quad (3.6)$$

, donde $f_r = 60kHz$, reemplazando este valor en $w_0 = 2\pi * 60kHz$. Y sustituyendo los valores de w_0 y $L = 6.33mH$ en la ecuación 3.6 se tiene: $C = \frac{1}{(376990)^2 * 6.33mH} = 1.11nF$

Por lo tanto, los valores establecidos fueron $f_r = 60kHz$, $R = 150\Omega$, $L = 6.33mH$ y $C = 1.11nF$. Se trabajó con un voltaje de alimentación para el inversor de 200V, para cada señal de conmutación se configuro para que trabajara a $20kHz$, con desfase de 120° y cada una con su señal complementaria que es otorgada por el bloque del subsistema de mando.

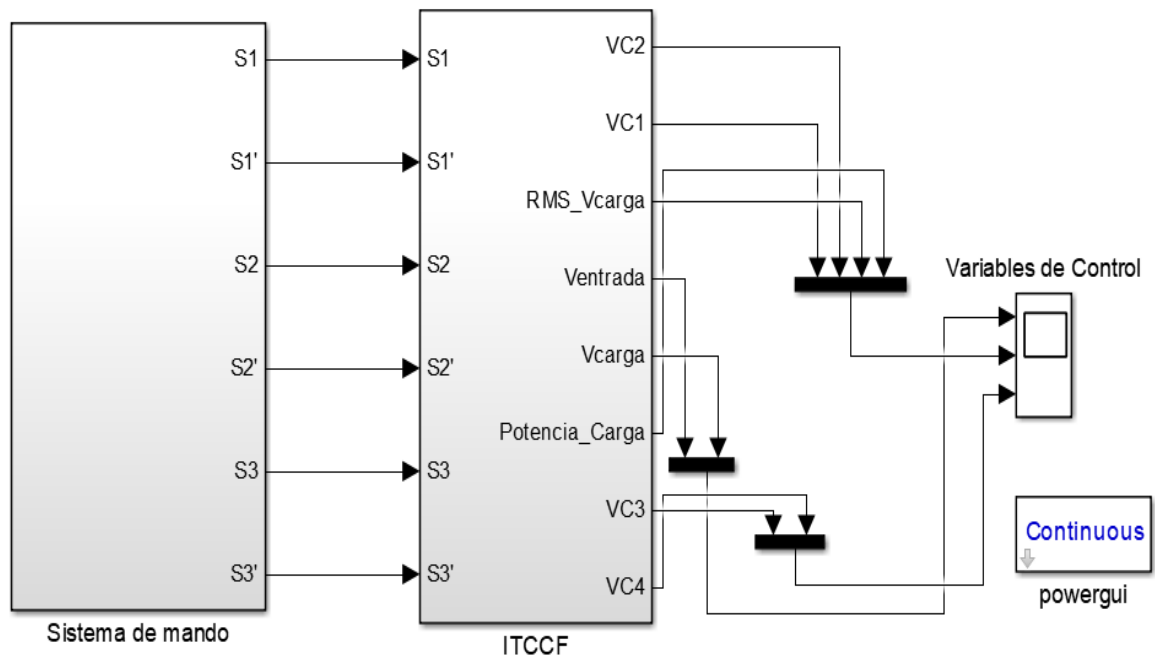


Figura 3.13. Diagrama general del sistema ITCCF simulado en Simulink/Matlab® en lazo abierto.

En el módulo de Sistema de mando del ITCCF que se muestra en la Figura 3.13, esta implementado mediante un subsistema a bloques, como se observa en la Figura 3.14.

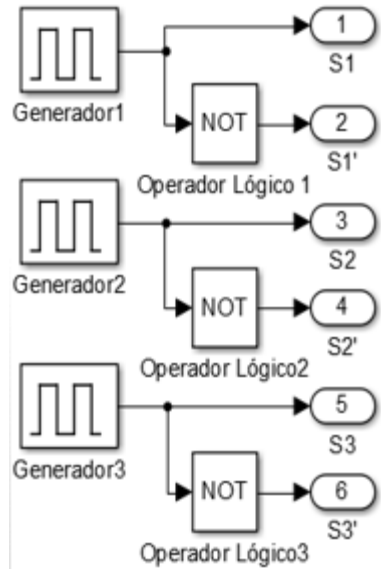


Figura 3.14. Subsistema a bloques del Sistema de Mando.

El Sistema de mando como se observa en la Figura 3.14 está compuesto por un conjunto de objetos: generador de pulso para la señal de conmutación (Sx) y una compuerta NOT para la señal complementaria (Sx'). Los MOSFETS están configurados a una frecuencia de 20 kHz y desfasado la señal S_2 a $16.66\ \mu\text{s}$ y la señal S_3 a $33.33\ \mu\text{s}$. Considerando el balance natural de la sección 2.1.3 y conforme a la ecuación 2.2. Los valores de voltaje en los capacitores $v_{c1}(t)$, $v_{c1}'(t)$, $v_{c2}(t)$ y $v_{c2}'(t)$ respecto a la ecuación 2.3 se tiene que $v_{c1,c1'} = \frac{1*200}{3} = 66.66\text{ V}$ y la ecuación 2.4 $v_{c2,c2'} = \frac{2*200}{3} = 133.33\text{ V}$. Las señales de conmutación que son introducidas en el ITCCF son otorgadas por el bloque de Sistema de mando y están configuradas con base en los puntos establecidos en la sección del balance natural del inversor.

El bloque ITCCF de la Figura 3.13 se puede apreciar en la Figura 3.15, el circuito está basado conforme a la Figura 3.4.

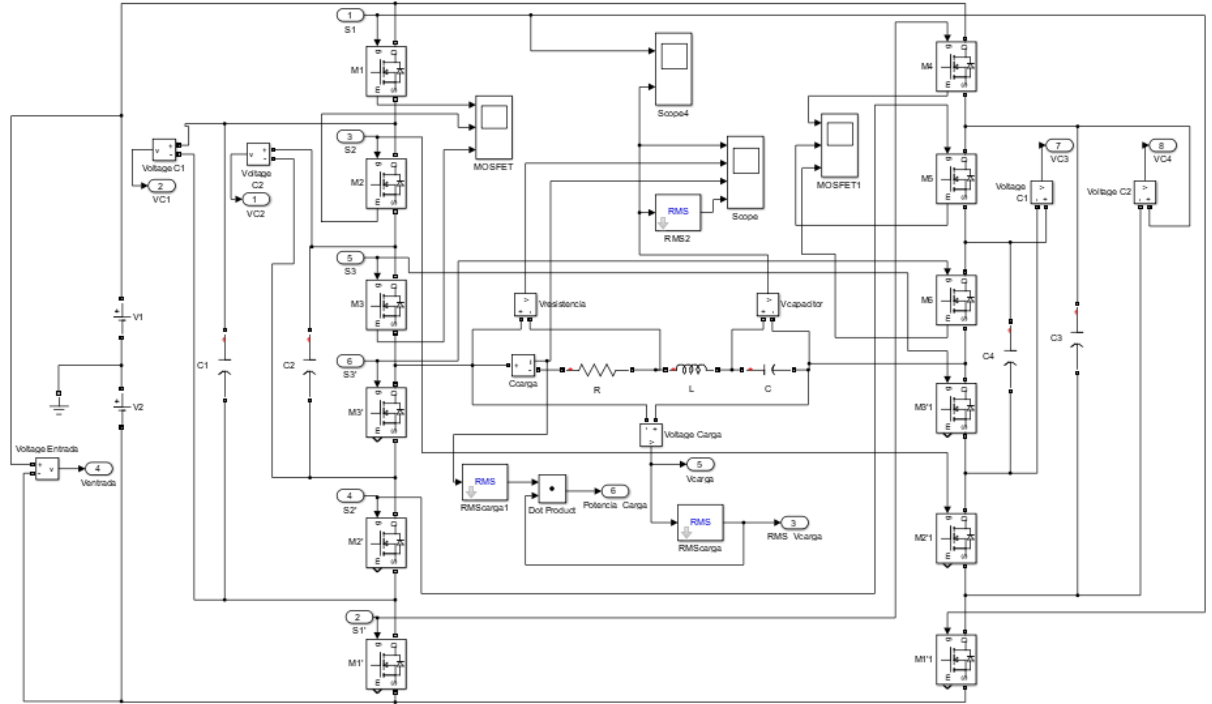


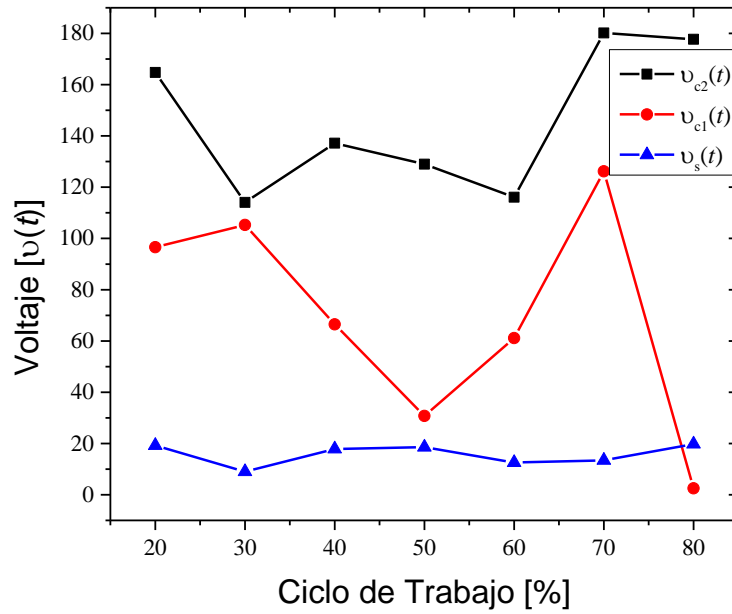
Figura 3.15. ITCCF simulado en Simulink/Matlab® en lazo abierto.

De acuerdo a la cantidad de células en el Inversor (Figura 3.15) y su configuración en puente completo se conforma de doce dispositivos semiconductores ($[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$), cuatro capacitores flotados (C_1, C_1', C_2, C_2') y la carga resonante en serie de tipo RLC. La señal de conmutación hacia los dispositivos semiconductores es otorgada por el sistema de mando (Figura 3.14).

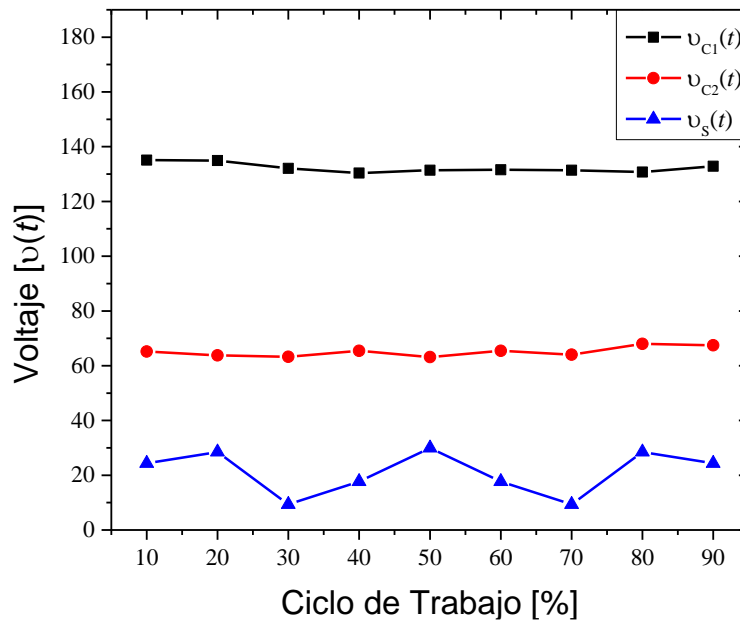
3.3.2 Diseño de la Máquina de Estados Finitos

Para establecer las reglas de decisión se definieron conforme a los resultados obtenidos en la simulación en lazo abierto del ITCCF en Simulink/MATLAB ®. La variación en $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$ está en función del ciclo de trabajo de las señales de conmutación como se observa en la Figura 4.7. En la Figura 4.7.a, se muestra la variación de los voltajes de control cuando el ciclo de trabajo es variable desde $20\% < S_3 < 80\%$ y se fija a 40 % S_1 y S_2 . En tanto, la Figura 4.7.b., se muestra el mismo ciclo de trabajo en las S_1, S_2 y S_3 . Se observa que bajo esta última condición no existe una variación significativa en los voltajes ($v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$) con respecto a la condición de la Figura 4.7.a. Así, mediante estas condiciones se establecen las reglas de decisión que permiten hacer el diseño de la

FSM. Con un voltaje de entrada de 200 V y un ciclo de trabajo en las señales de conmutación de 50 %.



(a)



(b)

Figura 3.16. Gráfica de respuesta de $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$, con ciclos de trabajo: a) S_1 y S_2 a 40% y S_3 variable y b) S_1 , S_2 y S_3 iguales.

Para el establecimiento de las condiciones que corresponden a las transiciones de la FSM, se presenta la Tabla 3.5, donde el valor de 0 representa que el voltaje v_x es menor al voltaje de referencia v_{refx} ; el valor 1 representa que el voltaje v_x es mayor que v_{refx} . El resultado

de esta combinación de las variables de entrada al FSM se muestra en la Tabla 3.6, con un total de 9 condiciones.

Tabla 3.5. Combinación de condiciones posibles para la FSM.

v_{c1}	v_{c2}	v_s
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Tabla 3.6. Valores de reglas de decisión a las variables para las transiciones de estados.

Condición	Valor
$-(5\%)v_{ref}(c_1) > v_{c1}(t) < +(5\%)v_{ref}(c_1) \& -(5\%)v_{ref}(c_2) > v_{c2}(t) < +(5\%)v_{ref}(c_2) \& -(5\%)v_{ref}(S) > v_s(t) < +(5\%)v_{ref}(S)$	a
$v_{c1}(t) < v_{ref}(c_1) \& v_{c2}(t) < v_{ref}(c_2) \& v_s(t) < v_{ref}(S)$	b
$v_{c1}(t) < v_{ref}(c_1) \& v_{c2}(t) < v_{ref}(c_2) \& v_s(t) > v_{ref}(S)$	c
$v_{c1}(t) < v_{ref}(c_1) \& v_{c2}(t) > v_{ref}(c_2) \& v_s(t) < v_{ref}(S)$	d
$v_{c1}(t) < v_{ref}(c_1) \& v_{c2}(t) > v_{ref}(c_2) \& v_s(t) > v_{ref}(S)$	e
$v_{c1}(t) > v_{ref}(c_1) \& v_{c2}(t) < v_{ref}(c_2) \& v_s(t) < v_{ref}(S)$	f
$v_{c1}(t) > v_{ref}(c_1) \& v_{c2}(t) < v_{ref}(c_2) \& v_s(t) > v_{ref}(S)$	g
$v_{c1}(t) > v_{ref}(c_1) \& v_{c2}(t) > v_{ref}(c_2) \& v_s(t) < v_{ref}(S)$	h
$v_{c1}(t) > v_{ref}(c_1) \& v_{c2}(t) > v_{ref}(c_2) \& v_s(t) > v_{ref}(S)$	i

En la Tabla 3.7 se muestra la transición de los estados que se han declarado en este tipo de Inversor considerando las entradas a los estados los valores a-i: se han establecido un total de 11 estados para la FSM. El voltaje V_E se define en 200 V. Por lo tanto, los voltajes de referencia $v_{ref}(c_1)$ (voltaje en el capacitor 1) y $v_{ref}(c_2)$ (voltaje en el capacitor 2) dependen de las ecuaciones 2.3 y 2.4. Mientras, $v_{ref}(S)$ representa el voltaje de salida en el ITCCF. Entonces el ciclo de trabajo de las señales de conmutación está determinado por cada una de las condiciones que se muestran en la Tabla 3.6.

Tabla 3.7. Tabla de transición de la Máquina de Estados Finito.

Estado	Entrada									Salida
	a	b	c	d	e	f	G	H	i	
Q1	Q1	Q2	Q10	Q7	Q8	Q6	Q5	Q9	Q3, Q4	$S_1 = 50, S_2 = 50,$ $S_3 = 50.$
Q2	Q1	Q2	-	-	-	-	-	-	Q3	$S_1 = 80, S_2 = 80,$ $S_3 = 30.$
Q3	Q1	Q2	-	-	-	-	Q5	-	Q3, Q4	$S_1 = 20, S_2 = 20,$ $S_3 = 80.$
Q4	Q1	-	-	-	-	-	-	-	Q4	$S_1 = 30, S_2 = 30,$ $S_3 = 40.$
Q5	Q1	-	-	-	-	Q6	Q5	-	Q3	$S_1 = 40, S_2 = 40,$ $S_3 = 30.$
Q6	Q1	-	-	-	-	Q6	-	-	-	$S_1 = 50, S_2 = 50,$ $S_3 = 40.$
Q7	Q1	-	-	Q7	Q8	-	-	-	-	$S_1 = 80, S_2 = 60,$ $S_3 = 80.$
Q8	Q1	-	-	Q7	Q8	-	-	Q9	-	$S_1 = 50, S_2 = 70,$ $S_3 = 70.$
Q9	Q1	-	Q10	-	-	-	-	Q9	Q4	$S_1 = 20, S_2 = 20,$ $S_3 = 50.$
Q10	Q1	-	Q10	-	-	-	-	Q9	-	$S_1 = 20, S_2 = 70,$ $S_3 = 70.$

Conforme a la tabla de transiciones de la FSM mostrada en la Tabla 3.7 se obtiene el diagrama de la FSM representado en la Figura 3.17. Los estados son representados en cada círculo (Q1,...,Q10). Las líneas representan las transiciones que hay entre estados acorde a la Tabla 3.6 y contienen las condiciones (a,...,i) que se tendrán que cumplir para pasar a otro estado: ejecuta la acción señalada en la Tabla 3.5.

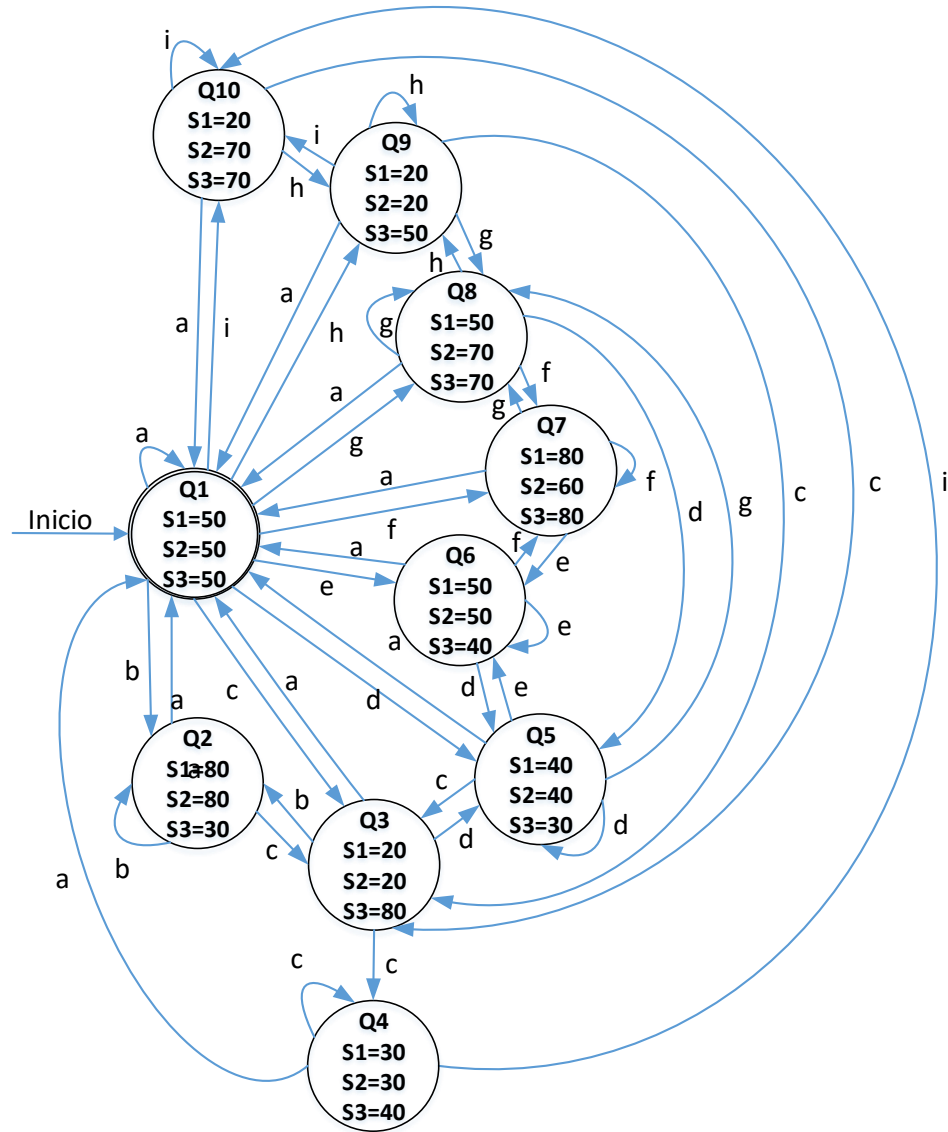


Figura 3.17. Diagrama de estados de la FSM.

3.3.3 Simulación de ITCCF en lazo cerrado

La versión realimentada del diagrama de la Figura 2.4 se representa en la Figura 3.18, implementado mediante un subsistema a bloques desarrollado en el software Simulink/MATLAB®. Resaltada en líneas punteadas de color rojo (LC), se muestra el sistema general para la simulación en lazo cerrado. El diagrama interno del bloque del sistema de mando se puede apreciar en la Figura 3.18, se compone de tres generadores de pulso para la señal de conmutación y tres compuertas NOT para la señal complementaria.

Los MOSFETS están configurados a una frecuencia de 20 kHz y desfasado la señal S₂ a 16.66 μs y la señal S₃ a 33.33 μs, de la misma forma que en lazo abierto.

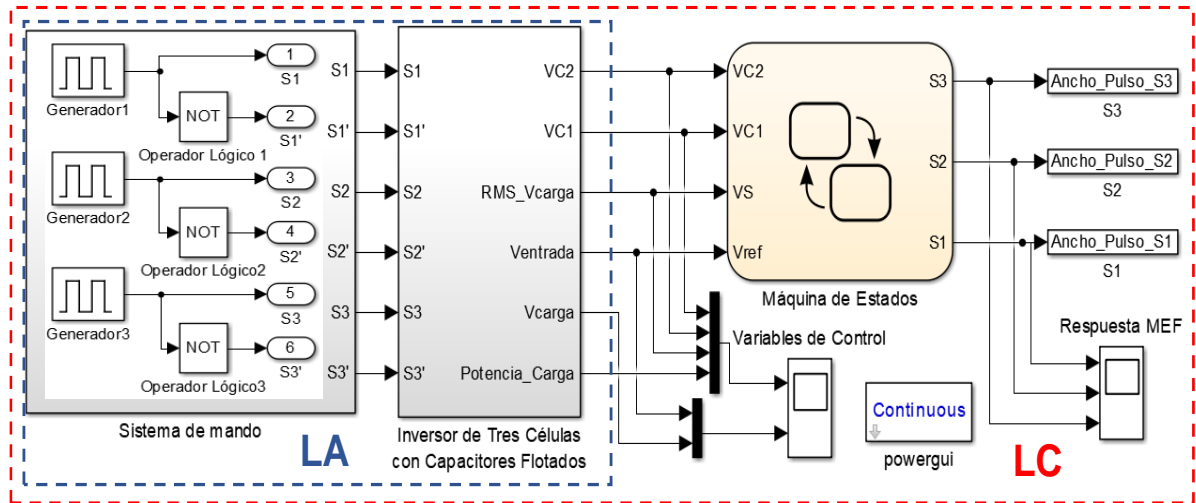


Figura 3.18. Esquema general del sistema de control en un ITCCF mediante una FSM. El bloque del Inversor de Tres Células con capacitores flotados se aprecia en la Figura 3.19, está conformada por doce dispositivos semiconductores, cuatro capacitores y el circuito resonante tipo RLC.

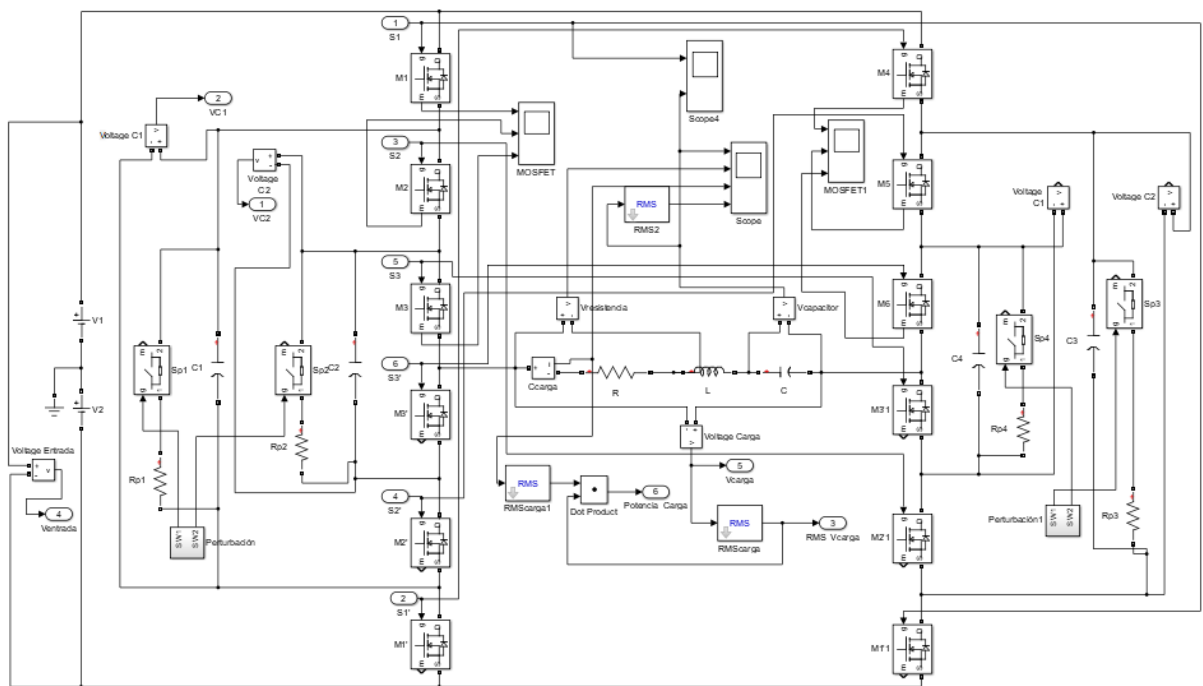


Figura 3.19. ITCCF simulado en Simulink/Matlab® en lazo cerrado.

Se calcularon los voltajes de referencia ($v_{ref}(c_1)$ y $v_{ref}(c_2)$) del ITCCF con base en las ecuaciones 2.3 y 2.4 para las entradas en el control basado en FSM. Requeridas en las reglas de decisión correspondientes a la Tabla 3.6 de la cual depende la Tabla 3.7.

Utilizando la FSM, propuesta en el diagrama de la Figura 3.17. Donde se controla el ciclo de trabajo de las variables S_1 , S_2 y S_3 . Se regular el voltaje de salida $v_s(t)$ del Inversor. Mediante el modelo de simulación que se muestra en la Figura 3.18 del apartado LC.

Considerando así la Máquina de Estados y la retroalimentación de las variables; S_1 , S_2 y S_3 en la variación del ciclo de trabajo: con un algoritmo contenido en un “script” que es llamado a través del componente S-Function (Ancho_Pulso_S3, Ancho_Pulso_S2 y Ancho_Pulso_S1), que va hacia el subsistema de mando. En el esquema, para el control el voltaje de la carga es comparado con una señal de referencia.

Se establece la frecuencia de conmutación f_{sw} , de los interruptores con base a la frecuencia de salida f_0 de la carga Z_L . El valor de impedancia total de la carga de tipo RLC, está determinada como $Z_L = R + j\omega L + 1/j\omega C$, donde la frecuencia angular está dada por $\omega_0 = 2\pi f_0$, y f_0 se establece a 20 kHz [2].

4 PRUEBAS

En este capítulo, se presentan las pruebas y resultados experimentales obtenidos siguiendo una metodología de investigación sobre el método científico para implementar un control PS-PWM basado en Máquinas de Estados para un Inversor de Tres con Capacitores Flotados en puente completo, cuyo sistema de control es embebido en PIC18F46K22. Estos resultados fueron captados mediante un osciloscopio Tektronix (modelo TPS2014B) principalmente del comportamiento de las señales de conmutación, así como la señal de salida del Inversor y el resultado del sistema en lazo cerrado de forma simulada.

4.1 Pruebas del sistema ITTCF en lazo abierto

Las pruebas del sistema en lazo abierto se presentan con las señales captadas por un osciloscopio en cada una de las etapas que contiene el ITCCF: de forma física y simulada.

4.1.1 Salidas de señales de conmutación del PIC18F46K22

El microcontrolador con matrícula PIC18F46K22, es el encargado de la generación de las señales de conmutación ($S1, S2, S3, S1', S2', S3'$) que van a los dispositivos semiconductores MOSFET ($M1, M2, M3, M1', M2', M3'$) del ITCCF. Resaltando que el Inversor Multicelular utilizado consta de tres células, cada una de las señales se encuentra desfasada 120° , es decir la señal $S1$ se encuentra en 0° , la señal $S2$ a 120° y la señal $S3$ a 240° . En la Figura 4.1 se muestran las tres señales de conmutación a una frecuencia de 20 kHz ($50\ \mu\text{s}$) con un ciclo de trabajo de 50% que son generadas a partir del microcontrolador.

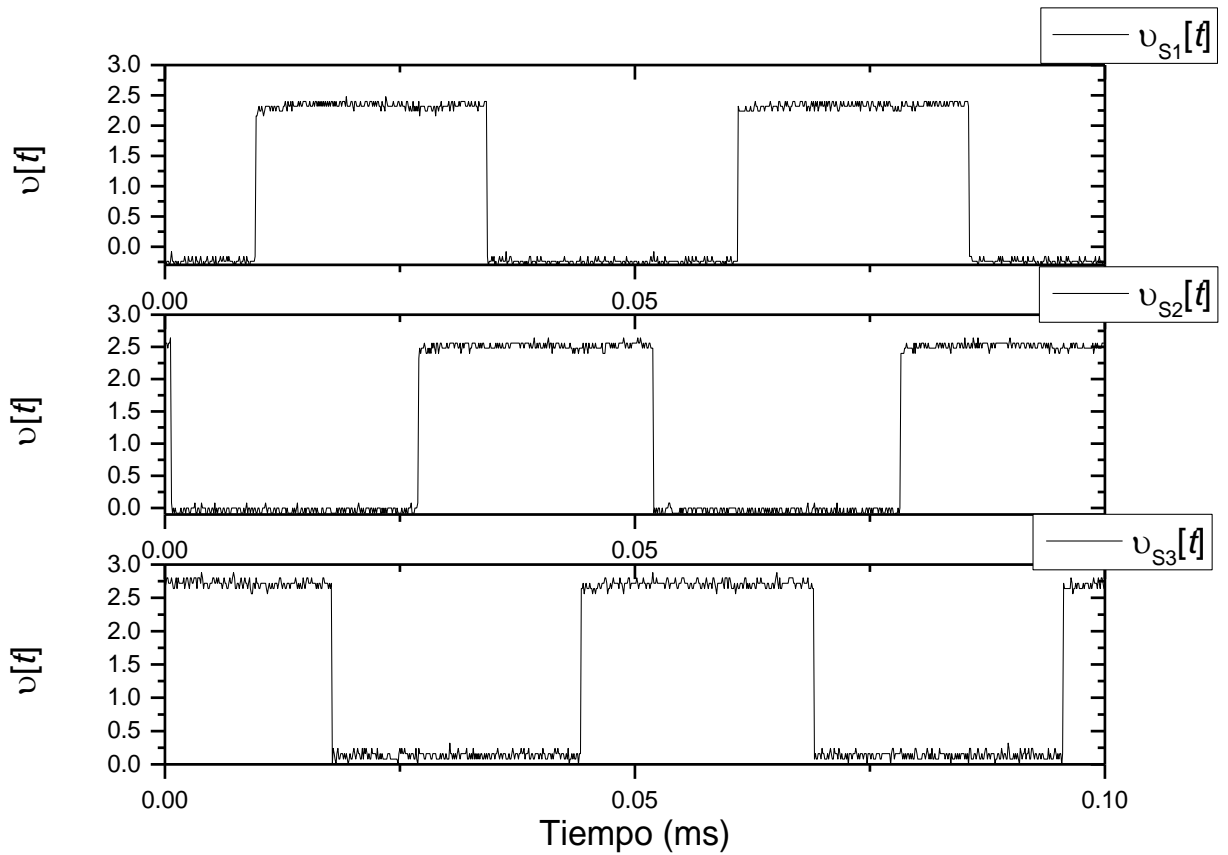
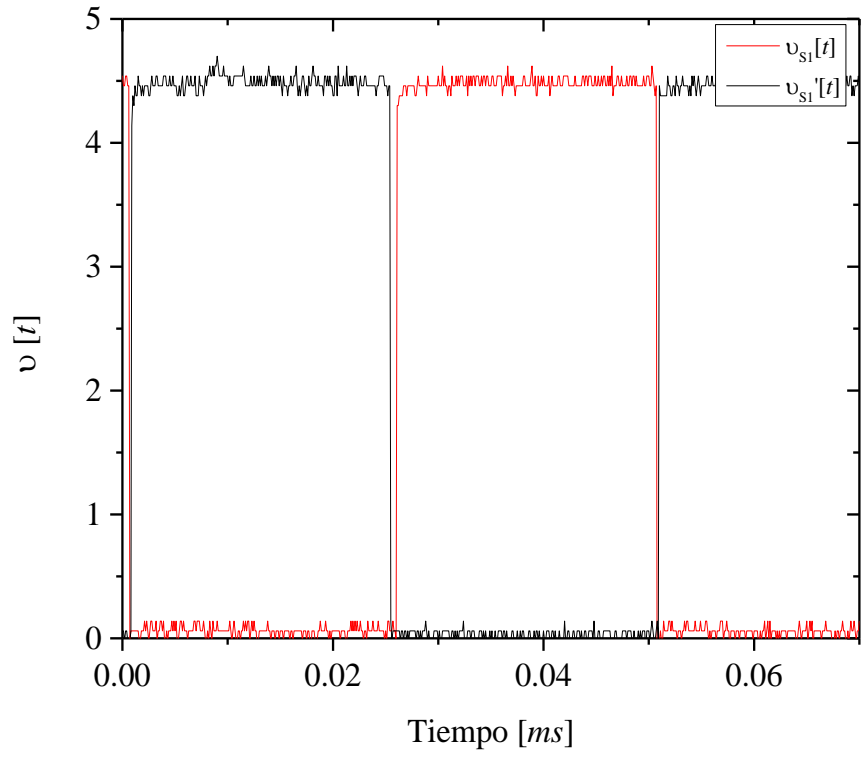
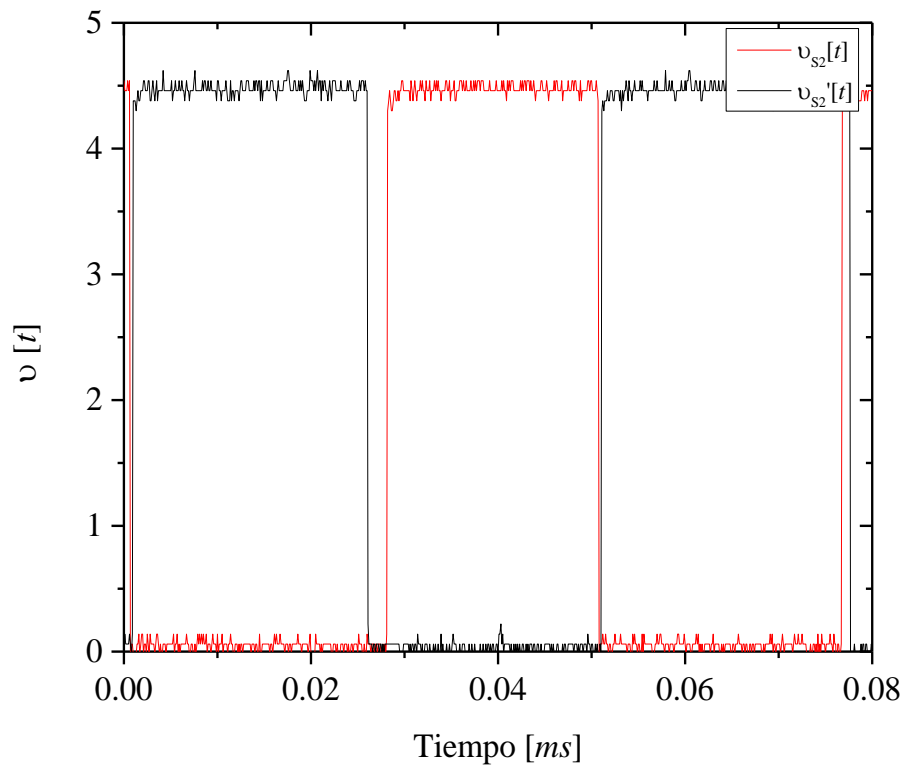


Figura 4.1. Señales de conmutación generados por el Microcontrolador.

Las siguientes Figura 4.2 representa la respuesta física de las señales de conmutación introducidas en la etapa de acondicionamiento de señales, donde se tiene un circuito eléctrico que permite generar las señales complementarias y establecer los tiempos muertos, para cada una de las señales que posteriormente pasan por la etapa de acoplamiento galvánico.



a)



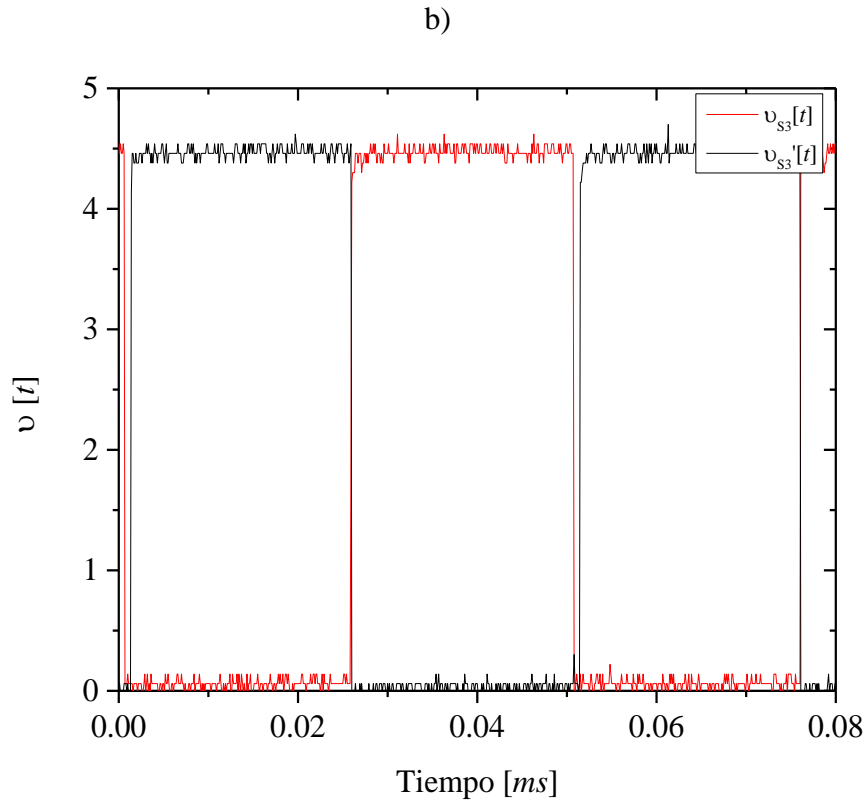
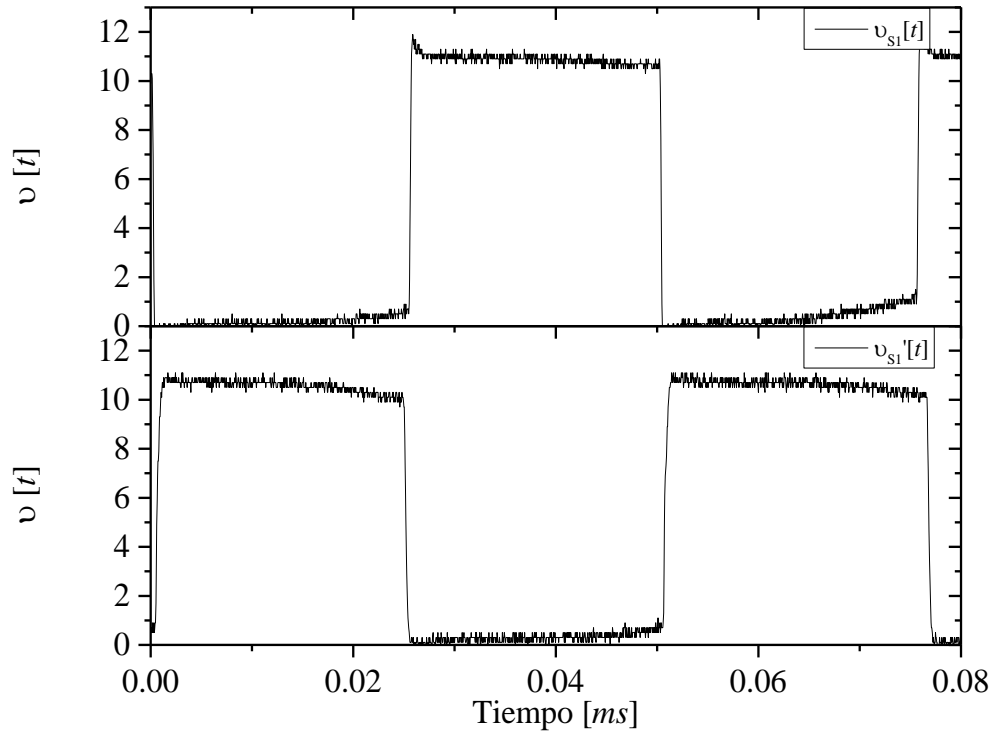


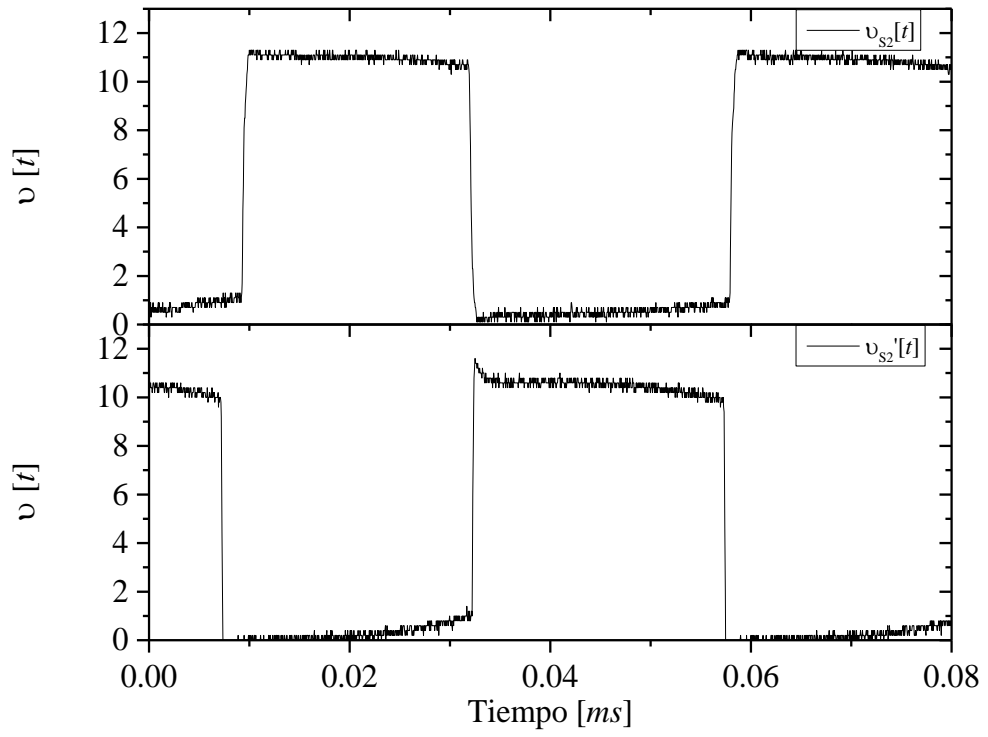
Figura 4.2. Señal de conmutación y señal complementaria con tiempos muertos: a) S_1, S_1' , b) S_2, S_2' y c) S_3, S_3' .

4.1.2 Salida de señales de conmutación en la etapa de acoplamiento galvánico

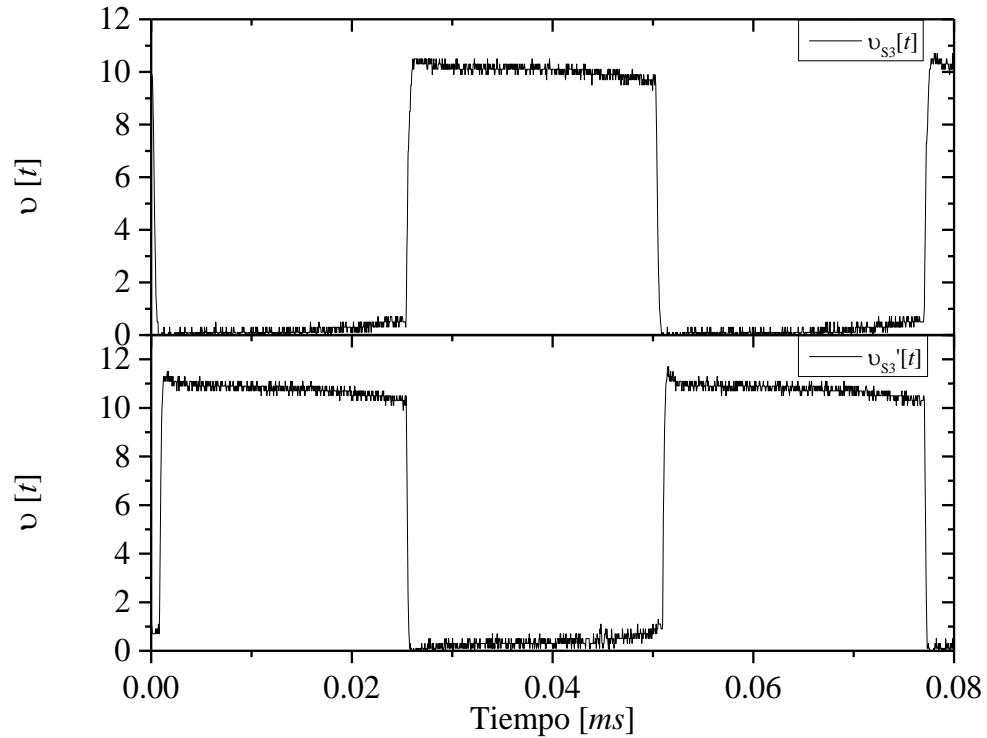
Las tres señales de conmutación (S_1, S_2, S_3) generados desde el Microcontrolador son introducidas en etapa de acondicionamiento de señales como se ha mencionado en el capítulo 3.1, se tiene como salida de esta etapa las señales de conmutación y sus complementarias (S_1, S_1', S_2, S_2' y S_3, S_3') con un tiempo muerto, como se puede observar en la Figura 4.3.a, Figura 4.3.b y Figura 4.3.c. Estas seis señales se aplican a los dispositivos semiconductores del ITCCF.



a)



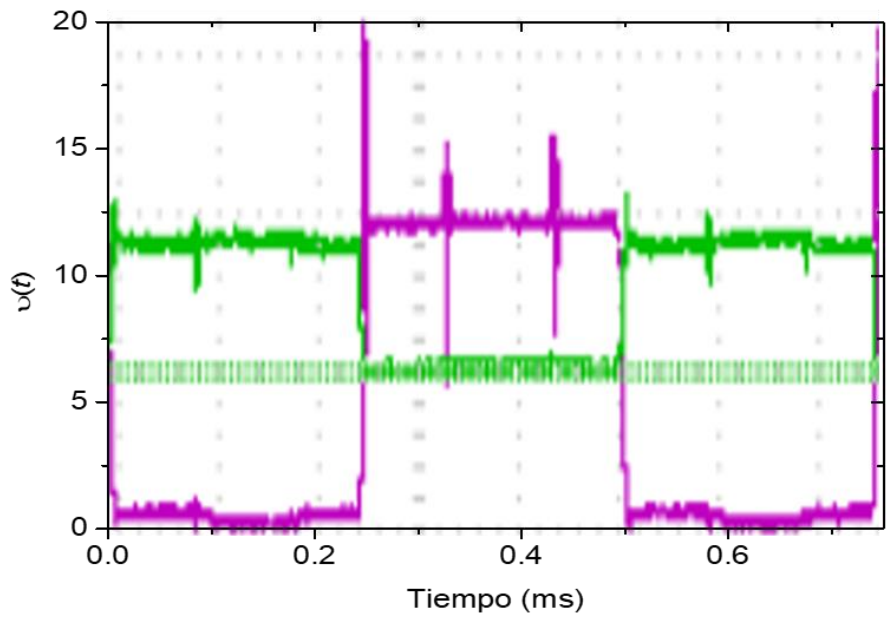
b)



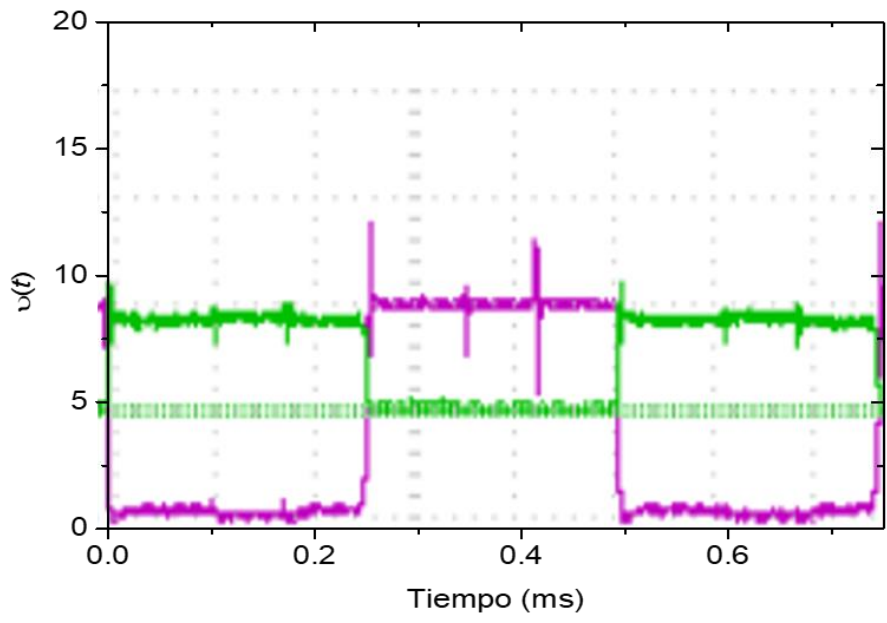
c)

Figura 4.3. Respuesta de las Señales conmutación después de la etapa de acoplamiento galvánico: a) S_1, S_1' , b) S_2, S_2' y c) S_3, S_3' .

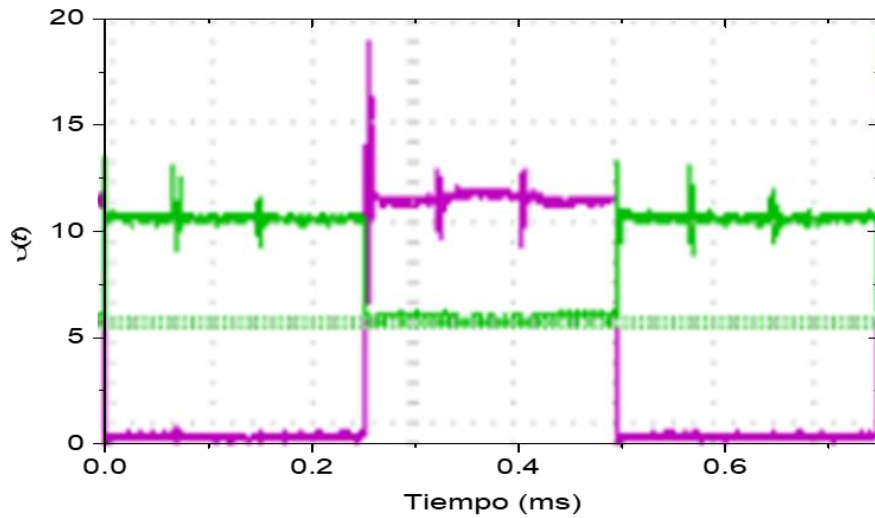
En las gráficas (a, b y c) de la Figura 4.3, la primera señal representa la señal de conmutación y posteriormente la señal de abajo es la señal complementaria, las cuales están separadas por tiempos muertos que son generados en la etapa de acondicionamiento de señales. Los resultados de las pruebas en la salida en los dispositivos semiconductores con respecto a las señales se pueden observar en las gráficas (a, b y c) de la Figura 4.4. donde se puede apreciar la señal de conmutación y señal complementaria de las tres células del inversor de la terminal de compuerta y fuente del MOSFET.



a)



b)



c)

Figura 4.4. Señales de salida de DRENADOR-FUENTE de: a) S_1 , b) S_2 y c) S_3 .

4.1.3 Respuesta de la salida del Inversor Multicelular (lazo abierto)

En el capítulo 3.2 se mencionó que ITCCF tendrá una salida en resonancia conforme los valores calculados en la resistencia, en el inductor y en el capacitor. Para verificar la carga RLC se realizó la prueba de forma física en lazo abierto y dio como resultado las siguientes señales de voltaje y corriente sobre el voltaje en el capacitor y corriente en la carga (RLC) que se puede observar en la Figura 4.5.

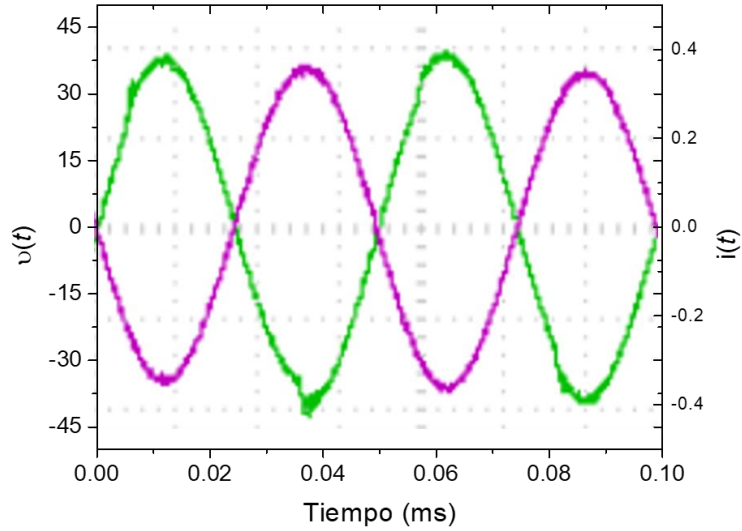


Figura 4.5. Voltaje en el Capacitor y Corriente en la carga (RLC).

Además, se tiene tres veces la frecuencia (60 kHz) en la corriente de salida respecto a la frecuencia de 20 kHz establecida en las señales de conmutación conforme a lo expuesto en el capítulo 3, esto respuesta se observa en la Figura 4.6. La figura muestra los resultados del ITCCF en modo resonante, se observa que los parámetros en el voltaje $u_R(t)$ y corriente $i_0(t)$ se encuentran en fase.

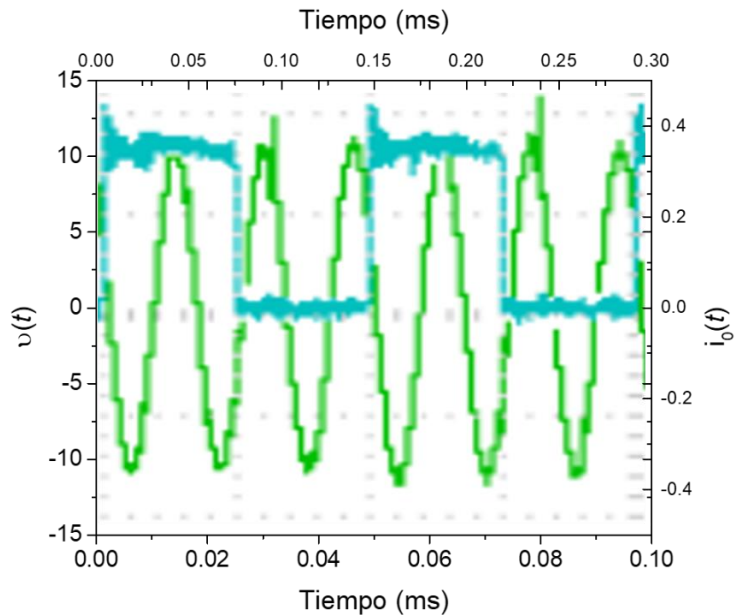


Figura 4.6. Frecuencia en la corriente de salida de la carga con respecto a la señal de conmutación.

4.1.4 Respuesta de la salida del Inversor Multicelular en la simulación (lazo abierto)

Los resultados del sistema general ITCCF simulado en Simulink/Matlab® en lazo abierto se muestran en la Figura 4.7, con respecto a la respuesta de los voltajes $v_{c1}(t)$, $v_{c2}(t)$, v_s y valor de potencia de salida en la carga P_s en lazo abierto. Se utilizaron las opciones de biblioteca de Stateflow. Se realizó el cálculo de los valores en los componentes RLC para sintonizar el circuito antes de ejecutar la simulación. Se aplican las señales de mando, que son producidas por el sistema de mando: se encuentra configurado respecto a las características antes mencionadas en la sección 2.1.3.

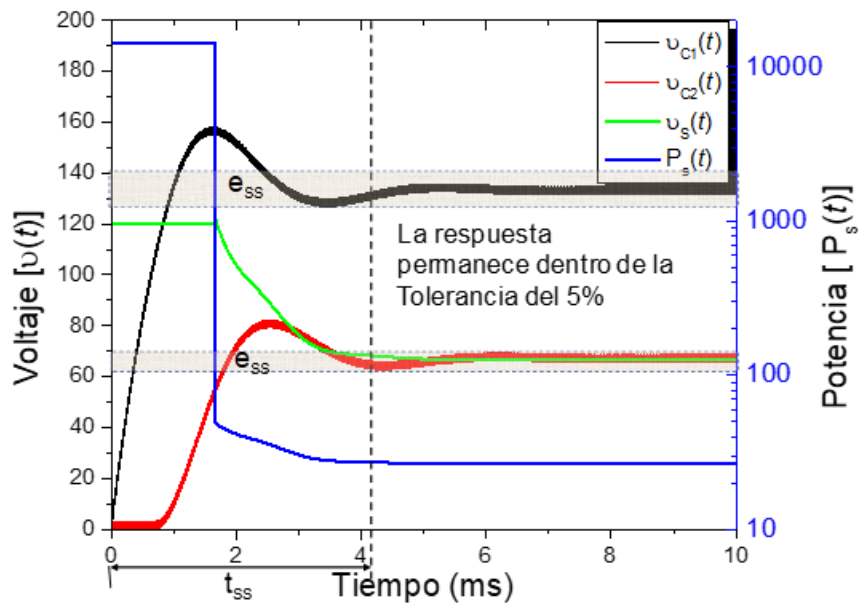


Figura 4.7. Respuesta en lazo abierto de voltajes $v_{c1}(t)$, $v_{c1}(t)$, $v_{c2}(t)$, $v_{c2}(t)'$, $v_s(t)$ y la potencia P_s en modo resonante.

Se observa en la Figura 4.7 que la respuesta de esta simulación en los voltajes $v_{c1}(t)$ y $v_{c2}(t)$, corresponden a la respuesta de las ecuaciones 2.3 y 2.4. Eso quiere decir, que los voltajes se mantienen dentro del porcentaje de error en estado estacionario dado por la ecuación 1.1. Las pruebas realizadas se hicieron con base en las características de simulación de la Tabla 3.4.

4.1.5 Pruebas y respuesta del sistema de control simulado en lazo cerrado

La respuesta que se obtuvo del control basado en FSM de las primeras pruebas que se realizaron, con otra perturbación introducida en el sistema ITCCF dio como resultado en

$v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$ una variación en el voltaje de salida de manera temprana antes de su estabilización en $v_{c1}(t)$ y $v_{c2}(t)$ cómo se observa en la Figura 4.8. Respuesta de Control en $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$ con perturbación.. Muestra un desequilibrio en estado estacionario del voltaje en los capacitores que conforman al inversor.

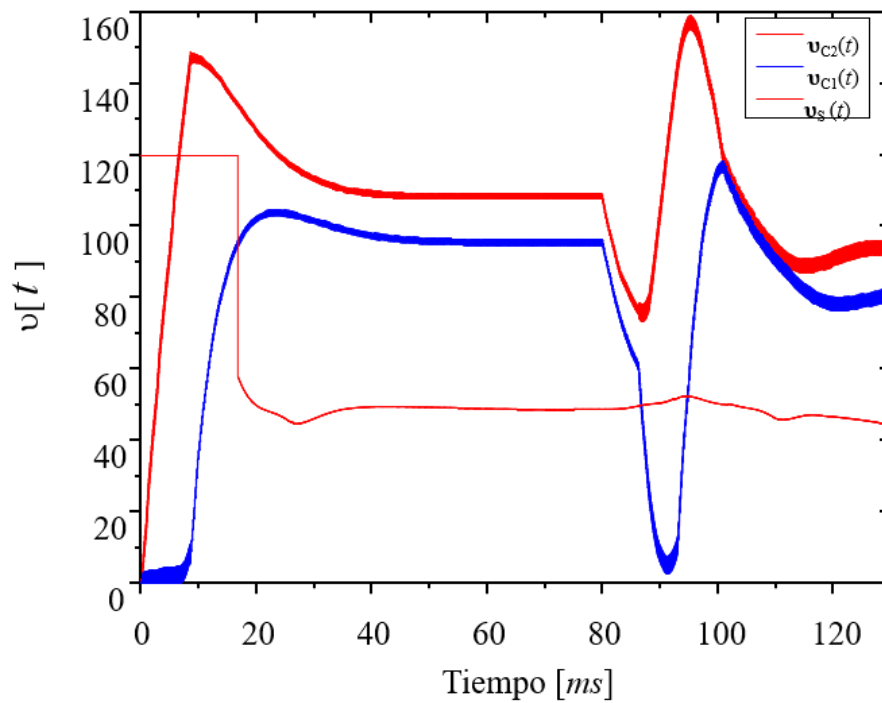


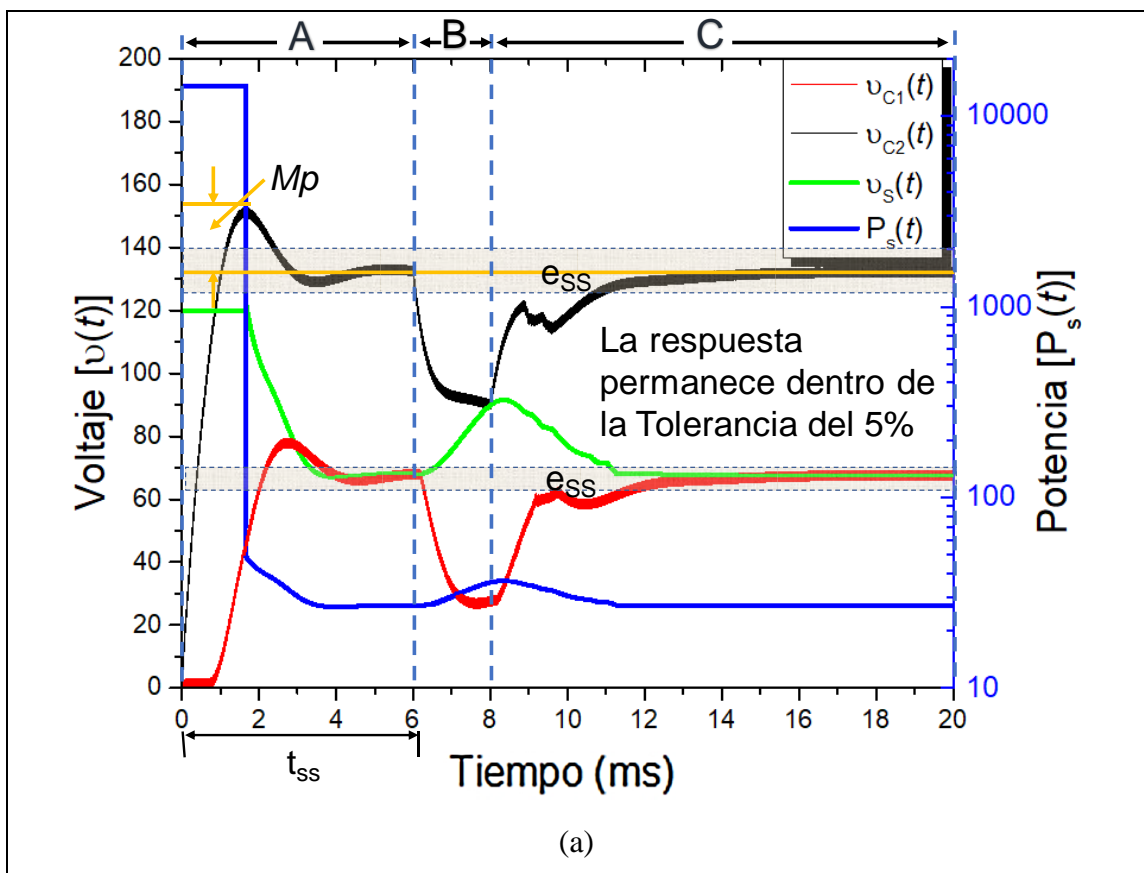
Figura 4.8. Respuesta de Control en $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$ con perturbación.

Se observa en la Figura 4.8 hay una respuesta inmediata para la carga los capacitores flotados y el control se implementa desde el arranque del inversor. Por lo tanto, se introduce una perturbación después de un periodo de tiempo, pero no alcanza a llegar al estado estacionario los voltajes $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$. El error es mayor y no es considerado factible para la solución que se plantea en este trabajo. Se realizó el análisis y se agregaron más estados en la FSM para seguir realizando pruebas.

Se realizan las correcciones adecuadas en el FSM y se observa en la Figura 4.9. Mediante una gráfica la respuesta del voltaje en los capacitores flotados $v_{c1}(t)$, $v_{c2}(t)$, voltaje de salida $v_s(t)$ y de potencia de salida $P_s(t)$ al aplicar el control FSM sin introducirle una perturbación: resaltada en el área A. El área B indica la respuesta del ITCCF con una perturbación.

Finalmente, el área C es la respuesta del control FSM ante la perturbación: actúa para la recuperación de los voltajes en los parámetros conforme a la ecuación 2.2, se observa en la Figura 4.9.b.

El resultado de las pruebas realizadas en la simulación a través de Simulink/MATLAB® del sistema de control en lazo cerrado para un ITCCF, implementando un control basado en Maquinas de Estado Finito se pueden observar que en la Figura 4.9.b, la respuesta de $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$ respecto a las perturbaciones que se introdujeron al capacitor 1 y capacitor 2.



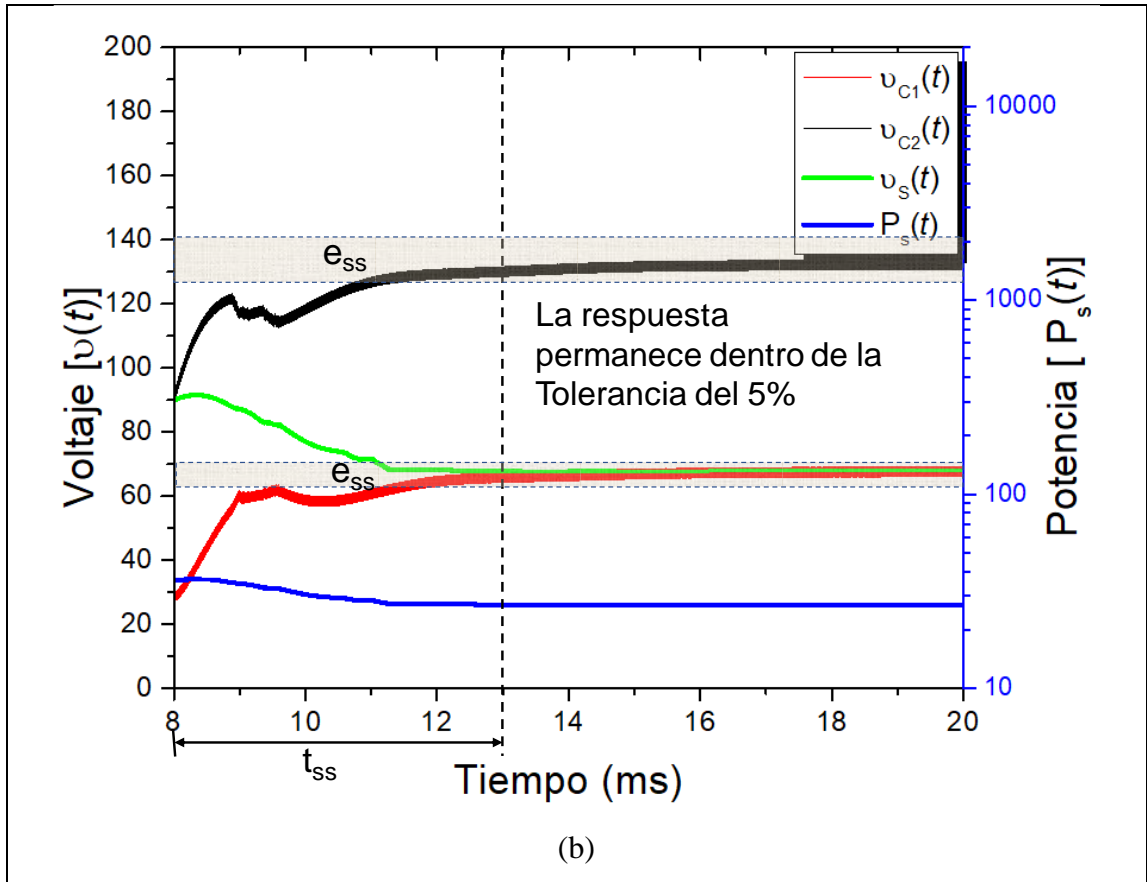


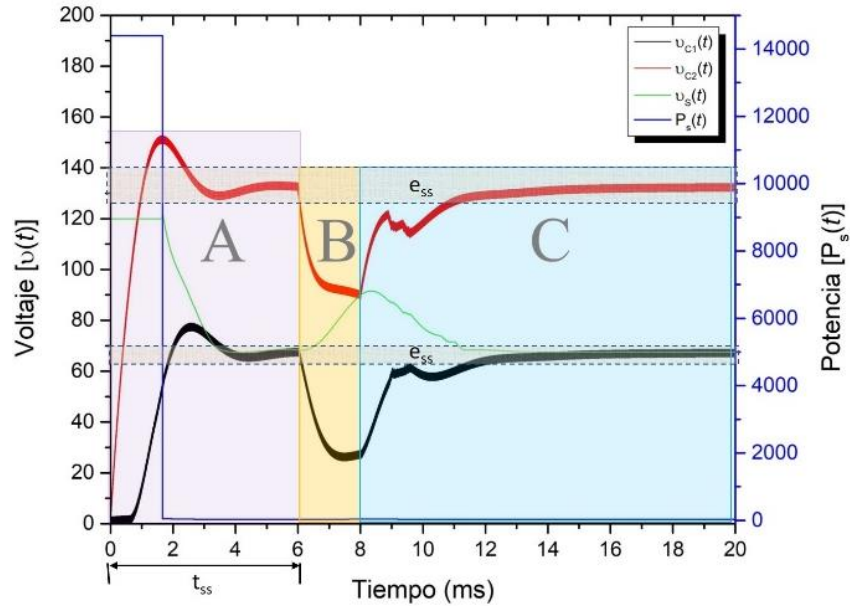
Figura 4.9. Respuesta: a) Respuesta de los voltajes en capacitores $v_{c1}(t)$ y $v_{c2}(t)$, voltaje de salida $v_s(t)$ y potencia en la carga $P_s(t)$ (zonas A, B, C), b) Detalle de la respuesta del control FSM (zona C).

Se muestra en la Tabla 5.1 la diferencia t_{ss} con respecto a la respuesta en el equilibrio natural del ITCCF y el porcentaje de e_{ss} con el control FSM.

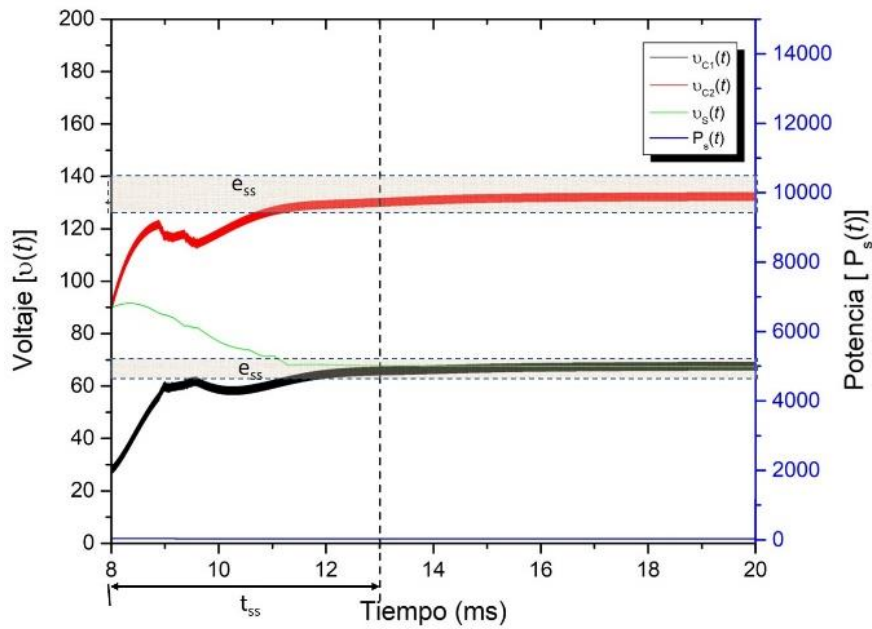
5 RESULTADOS Y DISCUSIÓN

Conforme al diagrama de la Figura 3.4 se desarrolla el diagrama extenso del ITCCF controlado por una FSM en lazo cerrado desarrollado en Simulink/ Matlab®, como se muestra en la Figura 3.13. En el bloque de ITCCF se tiene el circuito electrónico del inversor conformado por: 1) fuente de alimentación de entrada $V_E = V_1 + V_2$, 2) dispositivos semiconductores MOSFET $[M_1, M_1']$, $[M_2, M_2']$, $[M_3, M_3']$, $[M_4, M_4']$, $[M_5, M_5']$, $[M_6, M_6']$, 3) capacitores flotados (C_1, C_1', C_2, C_2') y 4) la carga resistencia-inductor-capacitor RLC, donde se obtiene el voltaje de salida v_s . En el bloque FSM se encuentra el diagrama de la Máquina de Estados como el de la Figura 3.18, las salidas de las señales de control se introducen al bloque de sistema de mando encargado de otorgar las señales de conmutación $(S_1, S_2, S_3, S_1', S_2'$ y $S_3')$: tienen las características presentadas en la sección de balance natural del ITCCF para el correcto manejo de los interruptores semiconductores.

Los resultados de la simulación se presentan en la Figura 4.9.a, donde el área C es la respuesta del control FSM ante la perturbación: actúa para la recuperación de los voltajes en los parámetros con base en la ecuación 2.1 que se observa en la Figura 5.1.b. Se observa la diferencia t_{ss} con respecto a la respuesta en el equilibrio natural del ITCCF y el porcentaje de e_{ss} de $\pm 5\%$ con el control FSM.



(a)



(b)

Figura 5.1. Respuesta: a) Respuesta de los voltajes en capacitores $v_{c1}(t)$ y $v_{c2}(t)$, voltaje de salida $v_s(t)$ y potencia en la carga $P_s(t)$ (zonas A, B, C), b) Detalle de la respuesta del control FSM (zona C).

Los resultados de los parámetros de desempeño obtenidos en respuesta al control FSM con respecto al resultado del balance natural de ITCCF se resumen en la Tabla 5.1.

Tabla 5.1. Resultados comparativos entre el ITCCF sin con y con control FSM.

Parámetro	Sin control FSM		Con control FSM	
	C1	C2	C1	C2
M_p (%)	14.402	1.8669	0	0
t_{SS} [ms]	5.34	5.98	1.13	1.14
e_{SS} (%)	0.64	3.15	0.65	1.26

De la Tabla 5.1 las varias C1 y C2 representan los capacitores en el Inversor, Además, se puede concluir que los porcentajes de e_{SS} y t_{SS} entre el sistema con control ante una perturbación con respecto en lazo abierto, se reducen. Mientras, por parte de M_p existe una reducción considerable con respecto al control FSM, disminuye las oscilaciones y sobre impulsos. La respuesta obtenida del voltaje de carga en los capacitores flotados es diferente en ambos casos, pero ambas se encuentran dentro del 5% de error en estado estable.

Los resultados presentados en este capítulo demuestran que en comparación con el trabajo [12], donde la etapa de modificación de los ciclos de trabajo de las señales de conmutación lo realizó con base en rutinas que modificaban los ciclos de trabajo de forma simultáneamente y dependiente. En este trabajo, se implanto un algoritmo en un Microcontrolador para la generación de las señales de forma independiente utilizando TIMER, con un óptimo funcionamiento en el Inversor.

CONCLUSIONES

A partir de los resultados en este trabajo, se deja sentado la información necesaria para trabajos a futuro.

Las señales de mando para los interruptores de estado sólido se establecieron a un valor de $f_{sw} = 20 \text{ kHz}$, en tanto que la frecuencia de salida se determina por $f_0 = 3 \cdot f_{sw}$ donde se tuvo una $f_0 = 60 \text{ kHz}$. Con estas condiciones, se logró un equilibrio en estado estacionario del voltaje en los capacitores que conforman al Inversor de Tres Células con Capacitores Flotados a medio puente en lazo abierto, mediante la generación de las señales de conmutación ($S_1, S_2, S_3, S_1', S_2'$ y S_3'), con los desfases necesarios, a través de un sistema digital basado en un Microcontrolador.

La respuesta del control propuesto refleja un mejor desempeño en las variables de voltaje $v_{c1}(t)$, $v_{c2}(t)$ y potencia de salida $P_0(t)$, con respecto al comportamiento en lazo abierto. El control mediante la técnica de Modulación por Ancho de Pulso por Cambio de Fase basado en una Máquina de Estados Finitos para un Inversor de Tres Células con Capacitores Flotados muestra ser efectivo para controlar los parámetros de voltaje en los capacitores ($v_{c1}(t)$, $v_{c2}(t)$) y voltaje de salida $v_s(t)$. Los resultados muestran que, utilizando el sistema de control propuesto, los parámetros M_p , e_{SS} y t_{SS} se reducen ante una perturbación en comparación con el sistema en lazo abierto, además que minimiza la amplitud de las oscilaciones; lo anterior debido a la correcta conmutación de los interruptores proporcionada por el sistema de mando propuesto para el ITCCF.

Con base en la hipótesis propuesta en este trabajo y en los resultados presentados se establece que, la estrategia de control PS-PWM, basada en Máquinas de Estados Finitos, mantiene la distribución del voltaje de salida $v_s(t)$ en estado estacionario de un Inversor de Tres Células en Puente Completo, mediante el ajuste del ciclo de trabajo de las señales de conmutación S_1, S_2 y S_3 , para la regulación de voltaje en los capacitores flotados, $v_{c1}(t)$ y $v_{c2}(t)$, en un ITCCF que opera en modo resonante a una frecuencia de operación f_0 de 60 kHz .

El aporte computacional de este proyecto es el diseño, modelado y validación de una Máquina de Estados Finitos propuesta para el controlador PS-PWM en la regulación de

los voltajes $v_{c1}(t)$, $v_{c2}(t)$ y del voltaje de salida $v_s(t)$, en un sistema de potencia constituido por un Inversor de tres células que opera en modo resonante. Cabe mencionar que el desarrollo y uso de otras técnicas de control para un sistema de potencia a altas frecuencias, como es un inversor, son parte fundamental en el desarrollo o innovación de tecnologías que manejen CA.

Con la finalidad de dar continuidad a esta investigación se proponen algunas mejoras al diseño presentado: a) depurar la FSM con el objetivo de que al momento de ser implementada en algún dispositivo electrónico, se contemplen las posibles situaciones que se presenten en un Inversor de manera física, b) codificar el FSM en un Microcontrolador, por lo que la etapa de control en lazo cerrado se convertiría en un sistema embebido; esto representaría una mejora en el tiempo de ejecución y en el costo de integración de los componentes.

REFERENCIAS

- [1] K. Ogata, Ingeniería de control moderna, Naucalpan de Juárez, Estado de México: Prentice-Hall Hispanoamericana, S.A., 1998.
- [2] M. H. Rashid, Electrónica portencia circuitos, dispositivos y aplicaciones, México: Pearson Educación, 2004.
- [3] A. A. F. Fuentes, Generador de RF de alta potencia mediante un convertidor multinivel, Toluca, Estado de México: Instituto Tecnológico de Toluca - Instituto Nacional de Investigadores Nucleares, 2009.
- [4] I. O. Rossano Diaz, “Tesis de maestría en Ciencias en Ingeniería Electrónica, "Sistema digital aplicado a un convertidor multinivel estático", Insituto Tecnológico de Toluca - Instituto Nacional de Investigadores Nucleares, Toluca, Estado de México, México., 2009.
- [5] T. A. Meynar y H. Foch, “Multilevel choppers for high voltage applications”, EPE Journal, vol. 2, nº 1, pp. 45-50, 1992.
- [6] D. M. Ballesteros, “Modulación PWM en FPGA basado en Máquinas de Estado Finito”, Scientia et Technica, nº 38, pp. 421-426, Junio 2008.
- [7] M. P. Aguirre, “Multilevel Current - Source Inverter With FPGA Control”, IEEE Transactions on Industrial Electronics, vol. 60, nº 1, p. 3.10, Febrero 2013.
- [8] B. P. McGrant, “Optimal Moodulation of Flying Capacitor and Stacked Multicell Converters Using a State Machine Decoder”, IEEE Transactions on Power Electronics, vol. 22, nº 2, pp. 508-516, Marzo 2007.
- [9] Y. Mei, Z. Yi, L. Wang, “A Modulation Method Based on Finite State Machine of five-leg Inverter for dual motor drives”, 2014 17th International Conference on Electrical Machines and Systems (ICEMS), pp. 909-913, Octubre 2014.

- [10] Z. C. Fujin Deng, "Voltage-Balancing Method for Modular Multilevel Converters Under Phase-Shifted Carrier-Based Pulsewidth Modulation", IEEE Transactions on Industrial Electronics, vol. 62, n° 7, pp. 4158-4169, Julio 2015.
- [11] A. Qaweel, N.A. Rahim, H.A. Mansour, T. Dakrory, "Closed-Loop Control of Single Phase Selective Harmonic Elimination PWM Inverter Using Proportional-Resonant Controller", U2013 Proceedings of International Conference on Modelling, Identification & Control (ICMIC), pp. 169-174, Septiembre 2013.
- [12] A.A. Flores-Fuentes, I.O. Rossano.-Díaz, C. E. Torres Reyes, J. A. Ambriz Polo, "Algoritmo Genético implementado en la optimización de los parámetros de un controladorPID aplicado a un convertidor estático de energía", Congr. Int. Ing. Electrón. Mem. Electro 2013, vol. 35, pp. 89-94, 2013.
- [13] C. Cecati, F. Ciancetta y P. Siano, "A Multilevel Inverter for Photovoltaic Systems With Fuzzy Logic Control", IEEE Transactions On Industrial Electronics, vol. 57, n° 12, pp. 4115-4123, 2010.
- [14] E. M. Sandhu y T. Thakur, "Multilevel Inverters: Literature Survey - Topologies, Control Techniques & Applications of Renewable Energy Sources . Grid Integration", Journal of Engineering Research and Applications, vol. 4, pp. 2248-9622, 2014.
- [15] T. Meynard *et al*, "Multicell Converters: Basic Concepts and Industry Applications", IEEE Transactions on Industrial Electronics, vol. 49, n° 5, pp. 955-964, 2002.
- [16] B. Amghar, A. M. Darcherif, J. P. Barbot y D. Boukhetala, "Modeling and control of series resonant converter for high voltage applications", IEEE Energycon, pp. 216-221, 2014.
- [17] J. M. Burdío, "Asymmetrical Voltage-Cancellation Control for Full-Bridge Series Resonant Inverters", IEEE Transactions On P Ower Electronics, vol. 19, n° 2, pp. 461-469, 2004.

- [18] X. Li, “Analysis and Design of High-Frequency Isolated Dual-Bridge Series Resonant DC/DC Converter”, *IEEE Transactions on Power Electronics*, vol. 25, n° 4, pp. 850-862, 2010.
- [19] T. Liu, Z. Zhou, A. Xiong, J. Zeng y J. Ying, “A Novel Precise Design Method for LLC Series Resonant Converter”, *IEEE*, 2006.
- [20] J. Aguilar, “La programación Evolutiva en la Identificación de Sistemas Dinámicos a Eventos Discretos”, *IEEE LATIN AMERICA TRANSACTIONS*, vol. 5, n° 5, p. 301310, 2007.
- [21] Z. Kohavi y N. K. Jha, *Switching and Automata Theory*, New York: Cambridge University Press, 2010, pp. 265-272.
- [22] J. E. Hopcroft *et al*, *Automatas Finitos de Teoría de autómatas lenguajes y computación*, Madrid, España, Pearson Educación S. A., 2007, pp. 31-44.
- [23] S. H. Robinson y J. P. Shen, “Direct Methods for Synthesis of Self Monitoring State Machines”, *IEEE*, pp. 306-315, 1992.
- [24] M. Y. Vardi y P. Wolper, “Automatic-theoretic techniques for modal logics of programs”, *Journal of Computer and System Science*, vol. 2, n° 32, pp. 183-221, 1986.
- [25] M. Alavi, S. Aliaga, M. Murga, “Máquinas de Estado Finito”, *Revista de Investigación Estudiantil Iluminata*, vol. 8, pp. 41-57, 2016.
- [26] D. Lee y M. Yannakakis, “Principies ans Methods of Testing Finite State Machines a suvey”, *IEEE*, vol. 84, n° 8, pp. 1090-1123, 1996.
- [27] R. Flores Fuentes, R. Peña Eguiluz, A. Lopez Callejas, R. Mercado Cabrera, S. Valencia Alvarado, Barocio Delgado y A. de la Piedad Beneitez, “Electrical model of an atmospheric pressure dielectric barrier discharge cell”, *IEEE Trans. Plasma Sci.*, vol. 37, n° 1, pp. 128-134, 2009.

- [28] F.Z., Peng; S., Gui-Jia; L.M., Tolbert, “A Passive Soft-Switching Snubber for PWM Inverters”, IEEE Transactions on Power Electronics, vol. 19, n° 2, pp. 363-370, 2004.
- [29] LEM, “LEM”, 26 Febrero 2014. [En línea]. Available: http://www.lem.com/docs/products/hy_5_25-p.pdf. [Último acceso: Abril 2016].
- [30] A. DIVICES, “Analog”, 23 02 2017. [En línea]. Available: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD536A.pdf>. [Último acceso: 033 2017].

ANEXOS

En la Figura A.0.1 se muestran la respuesta de los voltajes $v_{c1}(t)$, v_{c2} y $v_s(t)$ con un mismo ciclo de trabajo en las señales de conmutación S_1 , S_2 y S_3 , de entre 20% a 80%.

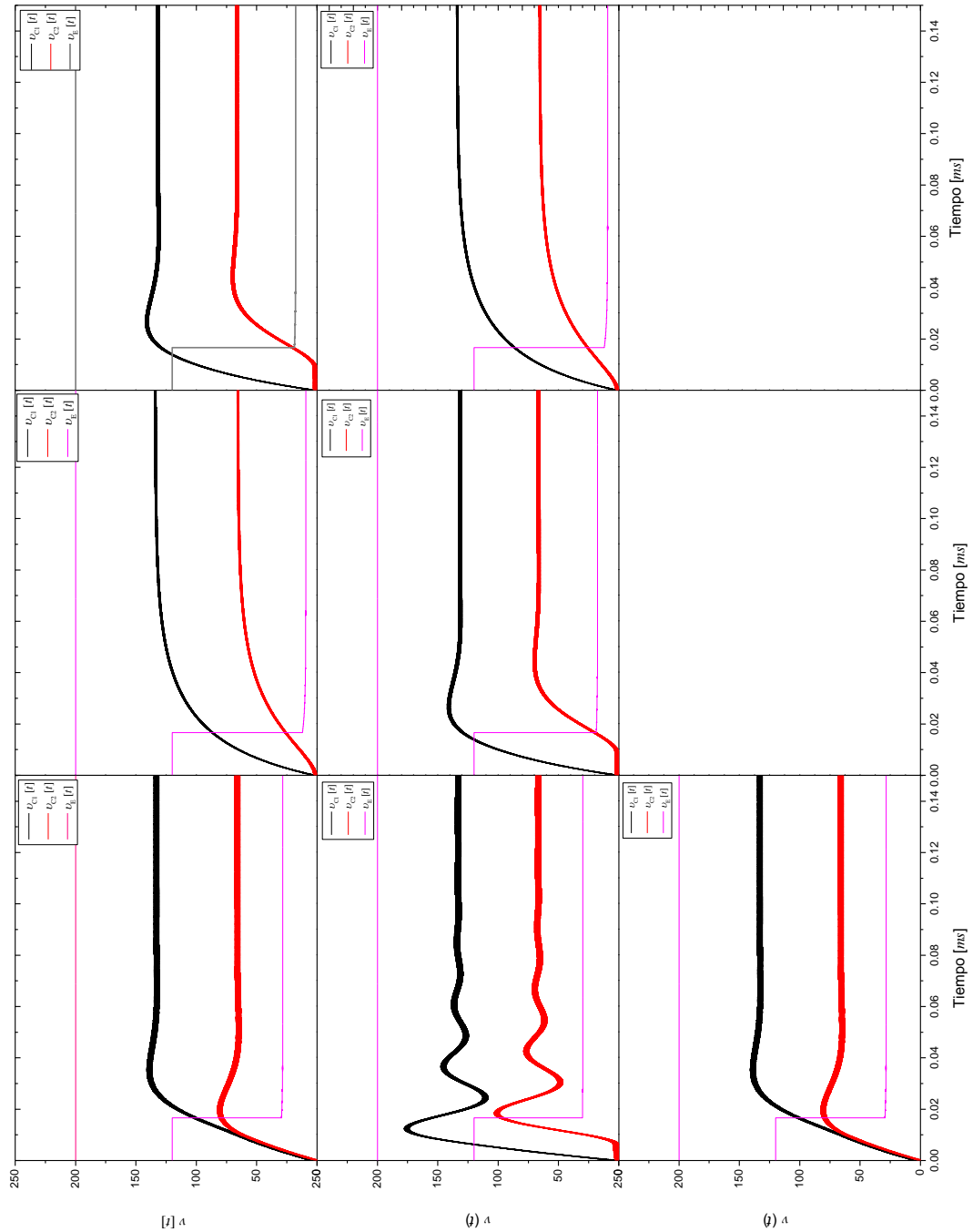


Figura A.1. Gráfica de respuesta de $v_{c1}(t)$, $v_{c2}(t)$ y $v_s(t)$, con ciclos de trabajo iguales en S_1 , S_2 y S_3 : a) 20%, b) 30%, c) 40%, d) 50%, e) 60%, f) 70%, g) 80%